



CT 15957 US / hda  
09/9FF, 439

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2001年11月13日

出願番号

Application Number:

特願2001-347896

出願人

Applicant(s):

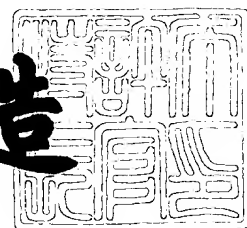
キヤノン株式会社

RECEIVED  
FEB - 4 2002  
TC 2800 MAIL ROOM

2001年12月14日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3108564

【書類名】 特許願

【整理番号】 4587005

【提出日】 平成13年11月13日

【あて先】 特許庁長官 殿

【国際特許分類】 H02P 8/00

【発明の名称】 ステッピングモータ制御装置およびその方法、ならびに  
画像読取装置およびその方法

【請求項の数】 56

【発明者】

    【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会  
社内

    【氏名】 菊池 明年

【特許出願人】

    【識別番号】 000001007

    【氏名又は名称】 キヤノン株式会社

【代理人】

    【識別番号】 100077481

    【弁理士】

    【氏名又は名称】 谷 義一

【選任した代理人】

    【識別番号】 100088915

    【弁理士】

    【氏名又は名称】 阿部 和夫

【先の出願に基づく優先権主張】

    【出願番号】 特願2000-354901

    【出願日】 平成12年11月21日

【手数料の表示】

    【予納台帳番号】 013424

    【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703598

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ステッピングモータ制御装置およびその方法、ならびに画像読取装置およびその方法

【特許請求の範囲】

【請求項 1】 画像 1 ラインの自然数  $N$  倍の周期の同期信号を発生する同期信号発生手段と、

前記同期信号の発生に同期して、 $N$  個のライントリガを生成するライントリガ生成手段と、

前記ライントリガ生成手段により生成されたライントリガに基づいて、少なくとも次の同期信号がくるまでの期間、ステッピングモータの制御を行うモータ制御手段と

を備えたことを特徴とするステッピングモータ制御装置。

【請求項 2】 前記モータ制御手段は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記保持されたタイマデータおよび前記ステップ数に基づき前記ステッピングモータの制御を行うことを特徴とする請求項 1 に記載のステッピングモータ制御装置。

【請求項 3】 前記モータ制御手段は、前記ライントリガ生成手段により生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする請求項 2 に記載のステッピングモータ制御装置。

【請求項 4】 ステッピングモータの制御を行うモータ制御手段と、

前記モータ制御手段に対して同期をとるための同期信号を発生する同期信号発生手段と、

画像 1 ライン分に相当する周期でライントリガを生成するライントリガ生成手段と

を備えたステッピングモータ制御装置であって、前記モータ制御手段は、選択可能な同期モードと非同期モードとを有し、

前記同期モードが選択されている場合、

前記モータ制御手段は、前記の同期信号の発生に同期して前記ステッピングモータの制御を行い、

前記非同期モードが選択されている場合、

前記ライントリガ生成手段は、前記同期信号とは非同期のライントリガを生成し、前記モータ制御手段は、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とするステッピングモータ制御装置。

【請求項 5】 前記同期信号発生手段は、画像 1 ラインの自然数 N 倍の周期の同期信号を発生し、

前記同期モードが選択されている場合、

前記ライントリガ生成手段は、前記同期信号の発生に同期したライントリガを生成し、前記モータ制御手段は、少なくとも次の同期信号がくるまでの期間、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする請求項 4 に記載のステッピングモータ制御装置。

【請求項 6】 前記モータ制御手段は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする請求項 4 に記載のステッピングモータ制御装置。

【請求項 7】 前記モータ制御手段は、前記ライントリガ生成手段により生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする請求項 6 に記載のステッピングモータ制御装置。

【請求項 8】 前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする請求項 4 または 5 に記載のステッピングモータ制御装置。

【請求項 9】 前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする請求項 4 または

5に記載のステッピングモータ制御装置。

【請求項10】 画像をライン単位で読み取る読み取り手段と、  
前記読み取った画像を蓄積する蓄積手段と、  
前記読み取った画像1ラインの自然数N倍の周期の同期信号を発生する同期信号発生手段と、  
前記同期信号の発生に同期して、N個のライントリガを生成するライントリガ生成手段と、  
前記ライントリガ生成手段により生成されたライントリガに基づいて前記ステッピングモータの加速・減速制御を行うモータ制御手段と、  
前記蓄積手段の使用状況を判断する判断手段と、  
前記判断手段による判断の結果に応じて、前記同期信号の発生に同期して前記モータ制御手段に対して前記ステッピングモータの停止を指示する停止制御手段と  
を備えることを特徴とする画像読取装置。

【請求項11】 前記判断手段は、前記蓄積手段の空き容量が所定量以上と判断した場合に、前記読み取り手段に対して読み取りの再開を指示する読み取り再開指示手段を有することを特徴とする請求項10に記載の画像読取装置。

【請求項12】 前記モータ制御手段は、前記読み取り再開指示手段による読み取り再開の指示に応答して、前記ライントリガ生成手段により生成されたライントリガに基づき、前記ステッピングモータを前記停止制御手段による指示に対応する位置まで逆転し、前記画像の読み取りを再開できるように制御することを特徴とする請求項11に記載の画像読取装置。

【請求項13】 前記モータ制御手段は、選択可能な同期モードと非同期モードとを有し、  
前記同期モードが選択されている場合、  
前記モータ制御手段は、前記同期信号の発生に同期して、ステッピングモータの制御を行い、  
前記非同期モードが選択されている場合、  
前記ライントリガ生成手段は、前記同期信号の発生と無関係に前記ライント

リガを生成し、前記モータ制御手段は、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする請求項 1 0 に記載の画像読取装置。

【請求項 1 4】 前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする請求項 1 3 に記載の画像読取装置。

【請求項 1 5】 前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする請求項 1 3 に記載の画像読取装置。

【請求項 1 6】 画像 1 ラインの自然数  $N$  倍の周期で発生する同期信号を受信する同期信号受信手段と、

前記同期信号の受信に同期して、 $N$  個のライントリガを生成するライントリガ生成手段と、

前記同期信号の受信に同期して、CPU から前記ステッピングモータの制御の指示を受信する指示受付手段と、

前記指示受付手段により受け付けた制御の指示に応じ、前記ライントリガ生成手段により生成されたライントリガに基づいて、少なくとも次の前記同期信号がくるまでの期間、前記ステッピングモータの制御を行うモータ制御手段と

を備えたことを特徴とするステッピングモータ制御装置。

【請求項 1 7】 前記モータ制御手段は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする請求項 1 6 に記載のステッピングモータ制御装置。

【請求項 1 8】 前記モータ制御手段は、前記ライントリガ生成手段により生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする請求項 1 7 に記載のステッピングモータ制御装置。

【請求項 1 9】 ステッピングモータの制御を行うモータ制御手段と、  
前記モータ制御手段に対して同期をとるための同期信号を受信する同期信号受信手段と、

C P U から前記ステッピングモータの制御の指示を受け付ける指示受付手段と

、  
画像 1 ラインに相当する周期でライントリガを生成するライントリガ生成手段と

を備え、前記モータ制御手段は、選択可能な同期モードと非同期モードとを有し、

前記同期モードが選択されている場合、

前記指示受付手段は、前記同期信号の発生と同期して前記制御の指示を受け付け、前記モータ制御手段は、前記指示受付手段により受け付けた制御の指示に応じて前記ステッピングモータの制御を行い、

前記非同期モードが選択されている場合、

前記ライントリガ生成手段は、前記受信した同期信号とは非同期のライントリガを生成し、前記モータ制御手段は、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とするステッピングモータ制御装置。

【請求項 2 0】 前記同期信号受信手段は、画像 1 ラインの自然数  $N$  倍の周期の同期信号を受信し、

前記同期モードが選択されている場合、

前記ライントリガ生成手段は、前記同期信号の受信に同期したライントリガを生成し、前記モータ制御手段は、少なくとも次の同期信号がくるまでの期間、前生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする請求項 1 9 に記載のステッピングモータ制御装置。

【請求項 2 1】 前記モータ制御手段は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする請求項 1 9



に記載のステッピングモータ制御装置。

【請求項 2 2】 前記モータ制御手段は、前記ライントリガ生成手段により生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする請求項 2 1 に記載のステッピングモータ制御装置。

【請求項 2 3】 前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする請求項 1 9 または 2 0 に記載のステッピングモータ制御装置。

【請求項 2 4】 前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする請求項 1 9 または 2 0 に記載のステッピングモータ制御装置。

【請求項 2 5】 前記モータ制御手段は、前記ステッピングモータの励磁電流を決める所定ビット数の P W M 出力データを保持する P W M 出力データ記憶手段と、前記ステッピングモータの位相に同期して前記 P W M 出力データ記憶手段に保持されている P W M データの出力を行う P W M 出力手段とを有し、該 P W M 出力手段により出力される P W M データのビット数を設定することにより前記ステッピングモータの制御を行うことを特徴とする請求項 1, 4, 1 6 および 1 9 のいずれかに記載のステッピングモータ制御装置。

【請求項 2 6】 前記モータ制御手段は、前記ステッピングモータの励磁電流を決める所定ビット数の P W M 出力データを保持する P W M 出力データ記憶手段と、前記ステッピングモータの位相に同期して前記 P W M 出力データ記憶手段に保持されている P W M データの出力を行う P W M 出力手段とを有し、該 P W M 出力手段により出力される P W M データのビット数を設定することにより前記ステッピングモータの制御を行うことを特徴とする請求項 1 0 に記載の画像読取装置。

【請求項 2 7】 前記モータ制御手段は、前記加減速データテーブルのステップアップ数またはステップダウン数を保持するステップアップまたはダウン数記憶手段を有し、該ステップアップまたはダウン数記憶手段に保持されたステッ

プアップ数またはステップダウン数に基づいて、前記加減速データテーブルのステップアップまたはステップダウンを行うことを特徴とする請求項 3、7、18 および 22 のいずれかに記載のステッピングモータ制御装置。

【請求項 28】 前記モータ制御手段は、前記加減速データテーブルのテーブル数を保持するテーブル数記憶手段を有し、該テーブル数記憶手段に保持されたテーブル数に基づいて前記加減速データテーブルのステップアップまたはステップダウンを停止することを特徴とする請求項 27 に記載のステッピングモータ制御装置。

【請求項 29】 ステッピングモータ制御装置を用いて行うステッピングモータの制御方法であって、

画像 1 ラインの自然数  $N$  倍の周期の同期信号を発生する同期信号発生ステップと、

前記同期信号の発生に同期して、 $N$  個のライントリガを生成するライントリガ生成ステップと、

前記ライントリガ生成ステップにおいて生成されたライントリガに基づいて、少なくとも次の同期信号がくるまでの期間、前記ステッピングモータの制御を行うモータ制御ステップと

を備えたことを特徴とするステッピングモータの制御方法。

【請求項 30】 前記ステッピングモータ制御装置は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記モータ制御ステップは、前記保持されたタイマデータおよび前記ステップ数に基づき前記ステッピングモータの制御を行うことを特徴とする請求項 29 に記載のステッピングモータの制御方法。

【請求項 31】 前記モータ制御ステップは、前記ライントリガ生成ステップにおいて生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする請求項 30 に記載のステッピングモータの制御方法。

【請求項 3 2】 ステッピングモータ制御装置を用いて行うステッピングモータの制御方法であって、

前記ステッピングモータの制御において同期をとるための同期信号を発生する同期信号発生ステップと、

前記ステッピングモータの制御を行うモータ制御ステップと、

画像 1 ライン分に相当する周期でライントリガを生成するライントリガ生成ステップと

を備え、前記モータ制御ステップは、選択可能な同期モードと非同期モードとを有し、

前記同期モードが選択されている場合、

前記モータ制御ステップは、前記の同期信号の発生に同期して前記ステッピングモータの制御を行い、

前記非同期モードが選択されている場合、

前記ライントリガ生成ステップは、前記同期信号とは非同期のライントリガを生成し、前記モータ制御ステップは、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とするステッピングモータの制御方法。

【請求項 3 3】 前記同期信号発生ステップは、画像 1 ラインの自然数  $N$  倍の周期の同期信号を発生し、

前記同期モードが選択されている場合、

前記ライントリガ生成ステップは、前記同期信号の発生に同期したライントリガを生成し、前記モータ制御ステップは、少なくとも次の同期信号がくるまでの期間、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする請求項 3 2 に記載のステッピングモータの制御方法。

【請求項 3 4】 前記ステッピングモータ制御装置は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記モータ制御ステップは、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする請求項 3 2 に記載のステッピングモータの制御方

法。

【請求項 3 5】 前記モータ制御ステップは、前記ライントリガ生成ステップにおいて生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする請求項 3 4 に記載のステッピングモータの制御方法。

【請求項 3 6】 前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする請求項 3 2 または 3 3 に記載のステッピングモータの制御方法。

【請求項 3 7】 前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする請求項 3 2 または 3 3 に記載のステッピングモータの制御方法。

【請求項 3 8】 画像読取装置を用いて行う画像の読取方法であって、  
画像をライン単位で読み取る読み取りステップと、  
前記読み取った画像を蓄積手段に蓄積する蓄積ステップと、  
前記読み取った画像 1 ラインの自然数  $N$  倍の周期の同期信号を発生する同期信号発生ステップと、

前記同期信号の発生に同期して、 $N$  個のライントリガを生成するライントリガ生成ステップと、

前記ライントリガ生成ステップにおいて生成されたライントリガに基づいて前記ステッピングモータの加速・減速制御を行うモータ制御ステップと、

前記蓄積手段の使用状況を判断する判断ステップと、

前記判断ステップにおける判断の結果に応じて、前記同期信号の発生に同期して前記モータ制御ステップに対して前記ステッピングモータの停止を指示する停止制御ステップと

を備えることを特徴とする画像の読取方法。

【請求項 3 9】 前記判断ステップは、前記蓄積手段の空き容量が所定量以上と判断した場合に、前記読み取りステップに対して読み取りの再開を指示する読み取り再開指示ステップを有することを特徴とする請求項 3 8 に記載の画像の

読取方法。

【請求項 4 0】 前記モータ制御ステップは、前記読み取り再開指示ステップにおける読み取り再開の指示に応答して、前記ライントリガ生成ステップにおいて生成されたライントリガに基づき、前記ステッピングモータを前記停止制御ステップにおける指示に対応する位置まで逆転し、前記画像の読み取りを再開できるように制御することを特徴とする請求項 3 8 に記載の画像の読取方法。

【請求項 4 1】 前記モータ制御ステップは、選択可能な同期モードと非同期モードとを有し、

前記同期モードが選択されている場合、

前記モータ制御ステップは、前記同期信号の発生に同期して、ステッピングモータの制御を行い、

前記非同期モードが選択されている場合、

前記ライントリガ生成ステップは、前記同期信号の発生と無関係に前記ライントリガを生成し、前記モータ制御ステップは、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする請求項 3 8 に記載の画像の読取方法。

【請求項 4 2】 前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする請求項 4 1 に記載の画像の読取方法。

【請求項 4 3】 前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする請求項 4 1 に記載の画像の読取方法。

【請求項 4 4】 ステッピングモータ制御装置を用いて行うステッピングモータの制御方法であって、

画像 1 ラインの自然数  $N$  倍の周期で発生する同期信号を受信する同期信号受信ステップと、

前記同期信号の受信に同期して、 $N$  個のライントリガを生成するライントリガ生成ステップと、

前記同期信号の受信に同期して、CPU から前記ステッピングモータの制御の

指示を受信する指示受付ステップと、

前記指示受付ステップにおいて受け付けた制御の指示に応じ、前記ライントリガ生成ステップにおいて生成されたライントリガに基づいて、少なくとも次の前記同期信号がくるまでの期間、前記ステッピングモータの制御を行うモータ制御ステップと

を備えたことを特徴とするステッピングモータの制御方法。

【請求項 4 5】 前記ステッピングモータ制御装置は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記モータ制御ステップは、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする請求項 4 4 に記載のステッピングモータの制御方法。

【請求項 4 6】 前記モータ制御ステップは、前記ライントリガ生成ステップにおいて生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする請求項 4 5 に記載のステッピングモータの制御方法。

【請求項 4 7】 ステッピングモータ制御装置を用いて行うステッピングモータの制御方法であって、

前記ステッピングモータの制御において同期をとるための同期信号を受信する同期信号受信ステップと、

CPU から前記ステッピングモータの制御の指示を受け付ける指示受付ステップと、

前記ステッピングモータの制御を行うモータ制御ステップと、

画像 1 ラインに相当する周期でライントリガを生成するライントリガ生成ステップと

を備え、前記モータ制御ステップは、選択可能な同期モードと非同期モードとを有し、

前記同期モードが選択されている場合、

前記指示受付ステップは、前記同期信号の発生と同期して前記制御の指示を受け付け、前記モータ制御ステップは、前記指示受付ステップにおいて受け付けた制御の指示に応じて前記ステッピングモータの制御を行い、

前記非同期モードが選択されている場合、

前記ライントリガ生成ステップは、前記受信した同期信号とは非同期のライントリガを生成し、前記モータ制御ステップは、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とするステッピングモータの制御方法。

【請求項 4 8】 前記同期信号受信ステップは、画像 1 ラインの自然数  $N$  倍の周期の同期信号を受信し、

前記同期モードが選択されている場合、

前記ライントリガ生成ステップは、前記同期信号の受信に同期したライントリガを生成し、前記モータ制御ステップは、少なくとも次の同期信号がくるまでの期間、前生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする請求項 4 7 に記載のステッピングモータの制御方法。

【請求項 4 9】 前記ステッピングモータ制御装置は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記モータ制御ステップは、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする請求項 4 7 に記載のステッピングモータの制御方法。

【請求項 5 0】 前記モータ制御ステップは、前記ライントリガ生成ステップにおいて生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする請求項 4 9 に記載のステッピングモータの制御方法。

【請求項 5 1】 前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする請求項 4 7 または 4 8 に記載のステッピングモータの制御方法。

【請求項 5 2】 前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする請求項 4 7 または 4 8 に記載のステッピングモータの制御方法。

【請求項 5 3】 前記モータ制御ステップは、前記ステッピングモータの励磁電流を決める所定ビット数の PWM 出力データを PWM 出力データ記憶手段に保持する保持ステップと、前記ステッピングモータの位相に同期して前記 PWM 出力データ記憶手段に保持されている PWM データの出力を行う PWM 出力ステップとを有し、該 PWM 出力ステップにおいて出力される PWM データのビット数を設定することにより前記ステッピングモータの制御を行うことを特徴とする請求項 2 9, 3 2, 4 4 および 4 7 のいずれかに記載のステッピングモータの制御方法。

【請求項 5 4】 前記モータ制御ステップは、前記ステッピングモータの励磁電流を決める所定ビット数の PWM 出力データを PWM 出力データ記憶手段に保持する保持ステップと、前記ステッピングモータの位相に同期して前記 PWM 出力データ記憶手段に保持されている PWM データの出力を行う PWM 出力ステップとを有し、該 PWM 出力ステップにおいて出力される PWM データのビット数を設定することにより前記ステッピングモータの制御を行うことを特徴とする請求項 3 8 に記載の画像の読取方法。

【請求項 5 5】 前記ステッピングモータ制御装置は、前記加減速データテーブルのステップアップ数またはステップダウン数を保持するステップアップまたはダウン数記憶手段を有し、前記モータ制御ステップは、前記ステップアップまたはダウン数記憶手段に保持されたステップアップ数またはステップダウン数に基づいて、前記加減速データテーブルのステップアップまたはステップダウンを行うことを特徴とする請求項 3 1, 3 5, 4 6 および 5 0 のいずれかに記載のステッピングモータの制御方法。

【請求項 5 6】 前記ステッピングモータ制御装置は、前記加減速データテーブルのテーブル数を保持するテーブル数記憶手段を有し、前記モータ制御ステップは、前記テーブル数記憶手段に保持されたテーブル数に基づいて前記加減速データテーブルのステップアップまたはステップダウンを停止することを特徴と



する請求項 5 5 に記載のステッピングモータの制御方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、ステッピングモータ制御装置およびその方法、ならびに画像読取装置およびその方法に関し、特に、ファクシミリの原稿搬送制御装置、複写機の原稿読取センサ部移動制御装置、またはプリンタの紙送り制御装置等に用いられるステッピングモータの加減速及び定速制御技術に関する。

【0 0 0 2】

【従来の技術】

ファクシミリの原稿搬送制御用のモータ、または複写機の原稿読取センサ部移動制御における読取部のモータとして、従来からステッピングモータが使用されている。このステッピングモータの制御においては、CPU およびステッピングモータ制御部への割り込み出力またはトリガ出力を画像の 1 ライン分、即ちステッピングモータの 1 ステップを基準としてその割り込みに同期し、モータに対して駆動制御を行っていた。

【0 0 0 3】

また、PWM 出力を使用してステッピングモータの励磁電流を決める場合は、PWM 出力ビット数がハードウェアで固定されているために、予め定められたクロックに対して PWM 出力の周期が決まっていた。更に、ステッピングモータの位相の制御を行う加減速データテーブルにおいて、そのデータテーブル数およびステップ数が固定されていた。

【0 0 0 4】

【発明が解決しようとする課題】

上述したように、ファクシミリの原稿搬送制御、または複写機の原稿読取センサ部移動制御の読取部のモータ制御は、CPU およびステッピングモータ制御部に対する割り込み出力またはトリガ出力を、画像の 1 ライン、即ちステッピングモータの 1 ステップを基準としてその割り込みに同期し、駆動制御を行っていた。しかしながら、このような駆動制御では、原稿の読取速度が高速になるにつれ

て、CPUへの割り込み処理のインターバルが短くなる。従って、ソフトウェアの割り込みルーチンの比率が増大し、または他のソフト処理に時間がかかるなど、ソフトウェア処理の負担が増大するという問題があった。

## 【0005】

また、従来はモータの励磁電流を決めるPWM出力ビット数が固定されていたため、PWM出力ビット数を変更することができなかった。そのため、カラー画像や高解像度の画像を高速で高精細な画像を読み取る場合(不図示の操作部より指示される)は、滑らかな電流波形が生成できず、滑らかなモータの駆動ができない。即ち、読み取りたい画像に適したモータ駆動ができないという問題があった。

## 【0006】

また、モータの位相の制御を行う加減速データテーブルにおいて、該データテーブル数が固定されていたため、データテーブル数を必要としない場合でも、データテーブル数のプログラムデータを必要とするという問題があった。

## 【0007】

更に、データテーブルのステップ数が固定されており、且つデータテーブル番号の状態を読み取ることができなかったので、加減速データテーブル数以上の加減速制御を行う場合、データテーブルレジスタの更新箇所、現在のデータテーブル番号をソフトウェアで把握しなければならず、ソフトウェア処理が複雑になるという問題があった。

## 【0008】

本発明はこのような問題に鑑みてなされたものであり、第1の目的は、CPUのソフトウェア処理を軽減し、且つ高速読取時の1ライン割り込みに相当するモータ制御を実現できるステッピングモータ制御装置およびその方法、ならびに画像読取装置およびその方法を提供することにある。

## 【0009】

また、本発明の第2の目的は、少ないメモリ容量のメモリを用いても、CPUの負荷の軽い、高速、高精細の読み取りを実現できるステッピングモータ制御装置およびその方法、ならびに画像読取装置およびその方法を提供することにある。

【 0 0 1 0 】

また、本発明の第3の目的は、PWM出力ビット数を変更することで画像に適した最適な励磁電流が得られるようにし、高速で高精彩な画像を読み取る場合でも安定したモータ制御をできるステッピングモータ制御装置およびその方法、ならびに画像読取装置およびその方法を提供することにある。

【 0 0 1 1 】

また、本発明の第4の目的は、複数のモータ制御モードを用意し、最適なモータ制御を選択できるステッピングモータ制御装置およびその方法、ならびに画像読取装置およびその方法を提供することにある。

【 0 0 1 2 】

また、本発明の第5の目的は、画像の属性に応じた、最適なモータ制御を選択できるステッピングモータ制御装置およびその方法、ならびに画像読取装置およびその方法を提供することにある。

【 0 0 1 3 】

更に、本発明の第6の目的は、画像データ量の多いカラー画像や解像度の細かい画像等に対しても、ステッピングモータを高速に駆動しながら、メモリ不足時の読取停止、位置調整、読取再開時の加減速制御に対して、CPUのソフトウェア処理の軽減と動作安定を図ることができるステッピングモータ制御装置およびその方法、ならびに画像読取装置およびその方法を提供することにある。

【 0 0 1 4 】

【課題を解決するための手段】

このような目的を達成するため、請求項1に記載の発明は、ステッピングモータ制御装置であって、画像1ラインの自然数N倍の周期の同期信号を発生する同期信号発生手段と、前記同期信号の発生に同期して、N個のライントリガを生成するライントリガ生成手段と、前記ライントリガ生成手段により生成されたライントリガに基づいて、少なくとも次の同期信号がくるまでの期間、ステッピングモータの制御を行うモータ制御手段とを備えたことを特徴とする。

【 0 0 1 5 】

また、請求項 2 に記載の発明は、請求項 1 に記載のステッピングモータ制御装置において、前記モータ制御手段は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記保持されたタイマデータおよび前記ステップ数に基づき前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 1 6 】

また、請求項 3 に記載の発明は、請求項 2 に記載のステッピングモータ制御装置において、前記モータ制御手段は、前記ライントリガ生成手段により生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする。

## 【 0 0 1 7 】

また、請求項 4 に記載の発明は、ステッピングモータの制御を行うモータ制御手段と、前記モータ制御手段に対して同期をとるための同期信号を発生する同期信号発生手段と、画像 1 ライン分に相当する周期でを生成するライントリガ生成手段とを備えたステッピングモータ制御装置であって、前記モータ制御手段は、選択可能な同期モードと非同期モードとを有し、前記同期モードが選択されている場合、前記モータ制御手段は、前記の同期信号の発生に同期して前記ステッピングモータの制御を行い、前記非同期モードが設定されている場合、前記ライントリガ生成手段は、前記同期信号とは非同期のライントリガを生成し、前記モータ制御手段は、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 1 8 】

また、請求項 5 に記載の発明は、請求項 4 に記載のステッピングモータ制御装置において、前記同期信号発生手段は、画像 1 ラインの自然数  $N$  倍の周期の同期信号を発生し、前記同期モードが選択されている場合、前記ライントリガ生成手段は、前記同期信号の発生に同期したライントリガを生成し、前記モータ制御手段は、少なくとも次の同期信号がくるまでの期間、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 1 9 】

また、請求項 6 に記載の発明は、請求項 4 に記載のステッピングモータ制御装置において、前記モータ制御手段は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする。

## 【 0 0 2 0 】

また、請求項 7 に記載の発明は、請求項 6 に記載のステッピングモータ制御装置において、前記モータ制御手段は、前記ライントリガ生成手段により生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする。

## 【 0 0 2 1 】

また、請求項 8 に記載の発明は、請求項 4 または 5 に記載のステッピングモータ制御装置において、前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする。

## 【 0 0 2 2 】

また、請求項 9 に記載の発明は、請求項 4 または 5 に記載のステッピングモータ制御装置において、前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする。

## 【 0 0 2 3 】

また、請求項 1 0 に記載の発明は、画像読取装置であって、画像をライン単位で読み取る読み取り手段と、前記読み取った画像を蓄積する蓄積手段と、前記読み取った画像 1 ラインの自然数  $N$  倍の周期の同期信号を発生する同期信号発生手段と、前記同期信号の発生に同期して、 $N$  個のライントリガを生成するライントリガ生成手段と、前記ライントリガ生成手段により生成されたライントリガに基づいて前記ステッピングモータの加速・減速制御を行うモータ制御手段と、前記蓄積手段の使用状況を判断する判断手段と、前記判断手段による判断の結果に応

じて、前記同期信号の発生に同期して前記モータ制御手段に対して前記ステッピングモータの停止を指示する停止制御手段とを備えることを特徴とする。

## 【 0 0 2 4 】

また、請求項 1 1 に記載の発明は、請求項 1 0 に記載の画像読取装置において、前記判断手段は、前記蓄積手段の空き容量が所定量以上と判断した場合に、前記読み取り手段に対して読み取りの再開を指示する読み取り再開指示手段を有することを特徴とする。

## 【 0 0 2 5 】

また、請求項 1 2 に記載の発明は、請求項 1 1 に記載の画像読取装置において、前記モータ制御手段は、前記読み取り再開指示手段による読み取り再開の指示に応答して、前記ライントリガ生成手段により生成されたライントリガに基づき、前記ステッピングモータを前記停止制御手段による指示に対応する位置まで逆転し、前記画像の読み取りを再開できるように制御することを特徴とする。

## 【 0 0 2 6 】

また、請求項 1 3 に記載の発明は、請求項 1 0 項に記載の画像読取装置において、前記モータ制御手段は、選択可能な同期モードと非同期モードとを有し、前記同期モードが選択されている場合、前記モータ制御手段は、前記同期信号の発生に同期して、ステッピングモータの制御を行い、前記非同期モードが選択されている場合、前記ライントリガ生成手段は、前記同期信号の発生と無関係に前記ライントリガを生成し、前記モータ制御手段は、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 2 7 】

また、請求項 1 4 に記載の発明は、請求項 1 3 に記載の画像読取装置において、前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする。

## 【 0 0 2 8 】

また、請求項 1 5 に記載の発明は、請求項 1 3 に記載の画像読取装置において、前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする。

## 【 0 0 2 9 】

また、請求項 1 6 に記載の発明は、ステッピングモータ制御装置であって、画像 1 ラインの自然数  $N$  倍の周期で発生する同期信号を受信する同期信号受信手段と、前記同期信号の受信に同期して、 $N$  個のライントリガを生成するライントリガ生成手段と、前記同期信号の受信に同期して、CPU から前記ステッピングモータの制御の指示を受信する指示受付手段と、前記指示受付手段により受け付けた制御の指示に応じ、前記ライントリガ生成手段により生成されたライントリガに基づいて、少なくとも次の前記同期信号がくるまでの期間、前記ステッピングモータの制御を行うモータ制御手段とを備えたことを特徴とする。

## 【 0 0 3 0 】

また、請求項 1 7 に記載の発明は、請求項 1 6 に記載のステッピングモータ制御装置において、前記モータ制御手段は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする。

## 【 0 0 3 1 】

また、請求項 1 8 に記載の発明は、請求項 1 7 に記載のステッピングモータ制御装置において、前記モータ制御手段は、前記ライントリガ生成手段により生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする。

## 【 0 0 3 2 】

また、請求項 1 9 に記載の発明は、ステッピングモータ制御装置であって、ステッピングモータの制御を行うモータ制御手段と、前記モータ制御手段に対して同期をとるための同期信号を受信する同期信号受信手段と、CPU から前記ステッピングモータの制御の指示を受け付ける指示受付手段と、画像 1 ラインに相当する周期でライントリガを生成するライントリガ生成手段とを備え、前記モータ制御手段は、選択可能な同期モードと非同期モードとを有し、前記同期モードが選択されている場合、前記指示受付手段は、前記同期信号の発生と同期して前記

制御の指示を受け付け、前記モータ制御手段は、前記指示受付手段により受け付けた制御の指示に応じて前記ステッピングモータの制御を行い、前記非同期モードが選択されている場合、前記ライントリガ生成手段は、前記受信した同期信号とは非同期のライントリガを生成し、前記モータ制御手段は、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 3 3 】

また、請求項 2 0 に記載の発明は、請求項 1 9 に記載のステッピングモータ制御装置において、前記同期信号受信手段は、画像 1 ラインの自然数  $N$  倍の周期の同期信号を受信し、前記同期モードが選択されている場合、前記ライントリガ生成手段は、前記同期信号の受信に同期したライントリガを生成し、前記モータ制御手段は、少なくとも次の同期信号がくるまでの期間、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 3 4 】

また、請求項 2 1 に記載の発明は、請求項 1 9 に記載のステッピングモータ制御装置において、前記モータ制御手段は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする。

## 【 0 0 3 5 】

また、請求項 2 2 に記載の発明は、請求項 2 1 に記載のステッピングモータ制御装置において、前記モータ制御手段は、前記ライントリガ生成手段により生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする。

## 【 0 0 3 6 】

また、請求項 2 3 に記載の発明は、請求項 1 9 または 2 0 に記載のステッピングモータ制御装置において、前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする。



## 【 0 0 3 7 】

また、請求項 2 4 に記載の発明は、請求項 1 9 または 2 0 に記載のステッピングモータ制御装置において、前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする。

## 【 0 0 3 8 】

また、請求項 2 5 に記載の発明は、請求項 1, 4, 1 6 および 1 9 のいずれかに記載のステッピングモータ制御装置において、前記モータ制御手段は、前記ステッピングモータの励磁電流を決める所定ビット数の P W M 出力データを保持する P W M 出力データ記憶手段と、前記ステッピングモータの位相に同期して前記 P W M 出力データ記憶手段に保持されている P W M データの出力を行う P W M 出力手段とを有し、該 P W M 出力手段により出力される P W M データのビット数を設定することにより前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 3 9 】

また、請求項 2 6 に記載の発明は、請求項 1 0 に記載の画像読取装置において、前記モータ制御手段は、前記ステッピングモータの励磁電流を決める所定ビット数の P W M 出力データを保持する P W M 出力データ記憶手段と、前記ステッピングモータの位相に同期して前記 P W M 出力データ記憶手段に保持されている P W M データの出力を行う P W M 出力手段とを有し、該 P W M 出力手段により出力される P W M データのビット数を設定することにより前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 4 0 】

また、請求項 2 7 に記載の発明は、請求項 3, 7, 1 8 および 2 2 のいずれかに記載のステッピングモータ制御装置において、前記モータ制御手段は、前記加減速データテーブルのステップアップ数またはステップダウン数を保持するステップアップまたはダウン数記憶手段を有し、該ステップアップまたはダウン数記憶手段に保持されたステップアップ数またはステップダウン数に基づいて、前記加減速データテーブルのステップアップまたはステップダウンを行うことを特徴とする。

## 【 0 0 4 1 】

また、請求項 28 に記載の発明は、請求項 27 に記載のステッピングモータ制御装置において、前記モータ制御手段は、前記加減速データテーブルのテーブル数を保持するテーブル数記憶手段を有し、該テーブル数記憶手段に保持されたテーブル数に基づいて前記加減速データテーブルのステップアップまたはステップダウンを停止することを特徴とする。

## 【 0 0 4 2 】

また、請求項 29 に記載の発明は、ステッピングモータ制御装置を用いて行うステッピングモータの制御方法であって、画像 1 ラインの自然数  $N$  倍の周期の同期信号を発生する同期信号発生ステップと、前記同期信号の発生に同期して、 $N$  個のライントリガを生成するライントリガ生成ステップと、前記ライントリガ生成ステップにおいて生成されたライントリガに基づいて、少なくとも次の同期信号がくるまでの期間、前記ステッピングモータの制御を行うモータ制御ステップとを備えたことを特徴とする。

## 【 0 0 4 3 】

また、請求項 30 に記載の発明は、請求項 29 に記載のステッピングモータの制御方法において、前記ステッピングモータ制御装置は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記モータ制御ステップは、前記保持されたタイマデータおよび前記ステップ数に基づき前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 4 4 】

また、請求項 31 に記載の発明は、請求項 30 に記載のステッピングモータの制御方法において、前記モータ制御ステップは、前記ライントリガ生成ステップにおいて生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする。

## 【 0 0 4 5 】

また、請求項 32 に記載の発明は、ステッピングモータ制御装置を用いて行うステッピングモータの制御方法であって、前記ステッピングモータの制御におい

て同期をとるための同期信号を発生する同期信号発生ステップと、前記ステッピングモータの制御を行うモータ制御ステップと、画像 1 ライン分に相当する周期でライントリガを生成するライントリガ生成ステップとを備え、前記モータ制御ステップは、選択可能な同期モードと非同期モードとを有し、前記同期モードが選択されている場合、前記モータ制御ステップは、前記の同期信号の発生に同期して前記ステッピングモータの制御を行い、前記非同期モードが選択されている場合、前記ライントリガ生成ステップは、前記同期信号とは非同期のライントリガを生成し、前記モータ制御ステップは、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 4 6 】

また、請求項 3 3 に記載の発明は、請求項 3 2 に記載のステッピングモータの制御方法において、前記同期信号発生ステップは、画像 1 ラインの自然数  $N$  倍の周期の同期信号を発生し、前記同期モードが選択されている場合、前記ライントリガ生成ステップは、前記同期信号の発生に同期したライントリガを生成し、前記モータ制御ステップは、少なくとも次の同期信号がくるまでの期間、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 4 7 】

また、請求項 3 4 に記載の発明は、請求項 3 2 に記載のステッピングモータの制御方法において、前記ステッピングモータ制御装置は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記モータ制御ステップは、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする。

## 【 0 0 4 8 】

また、請求項 3 5 に記載の発明は、請求項 3 4 に記載のステッピングモータの制御方法において、前記モータ制御ステップは、前記ライントリガ生成ステップにおいて生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピン

グモータの加減速の制御を行うことを特徴とする。

## 【 0 0 4 9 】

また、請求項 3 6 に記載の発明は、請求項 3 2 または 3 3 に記載のステッピンググモータの制御方法において、前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする。

## 【 0 0 5 0 】

また、請求項 3 7 に記載の発明は、請求項 3 2 または 3 3 に記載のステッピンググモータの制御方法において、前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする。

## 【 0 0 5 1 】

また、請求項 3 8 に記載の発明は、画像読取装置を用いて行う画像の読取方法であって、画像をライン単位で読み取る読み取りステップと、前記読み取った画像を蓄積手段に蓄積する蓄積ステップと、前記読み取った画像 1 ラインの自然数 N 倍の周期の同期信号を発生する同期信号発生ステップと、前記同期信号の発生に同期して、N 個のライントリガを生成するライントリガ生成ステップと、前記ライントリガ生成ステップにおいて生成されたライントリガに基づいて前記ステッピングモータの加速・減速制御を行うモータ制御ステップと、前記蓄積手段の使用状況を判断する判断ステップと、前記判断ステップにおける判断の結果に応じて、前記同期信号の発生に同期して前記モータ制御ステップに対して前記ステッピングモータの停止を指示する停止制御ステップとを備えることを特徴とする。

## 【 0 0 5 2 】

また、請求項 3 9 に記載の発明は、請求項 3 8 に記載の画像の読取方法において、前記判断ステップは、前記蓄積手段の空き容量が所定量以上と判断した場合に、前記読み取りステップに対して読み取りの再開を指示する読み取り再開指示ステップを有することを特徴とする。

## 【 0 0 5 3 】

また、請求項 4 0 に記載の発明は、請求項 3 8 に記載の画像の読取方法におい

て、前記モータ制御ステップは、前記読み取り再開指示ステップにおける読み取り再開の指示に応答して、前記ライントリガ生成ステップにおいて生成されたライントリガに基づき、前記ステッピングモータを前記停止制御ステップにおける指示に対応する位置まで逆転し、前記画像の読み取りを再開できるように制御することを特徴とする。

## 【 0 0 5 4 】

また、請求項 4 1 に記載の発明は、請求項 3 8 に記載の画像の読取方法において、前記モータ制御ステップは、選択可能な同期モードと非同期モードとを有し、前記同期モードが選択されている場合、前記モータ制御ステップは、前記同期信号の発生に同期して、ステッピングモータの制御を行い、前記非同期モードが選択されている場合、前記ライントリガ生成ステップは、前記同期信号の発生と無関係に前記ライントリガを生成し、前記モータ制御ステップは、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 5 5 】

また、請求項 4 2 に記載の発明は、請求項 4 1 に記載の画像の読取方法において、前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする。

## 【 0 0 5 6 】

また、請求項 4 3 に記載の発明は、請求項 4 1 に記載の画像の読取方法において、前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする。

## 【 0 0 5 7 】

また、請求項 4 4 に記載の発明は、ステッピングモータ制御装置を用いて行うステッピングモータの制御方法であって、画像 1 ラインの自然数  $N$  倍の周期で発生する同期信号を受信する同期信号受信ステップと、前記同期信号の受信に同期して、 $N$  個のライントリガを生成するライントリガ生成ステップと、前記同期信号の受信に同期して、CPU から前記ステッピングモータの制御の指示を受信する指示受付ステップと、前記指示受付ステップにおいて受け付けた制御の指示に

応じ、前記ライントリガ生成ステップにおいて生成されたライントリガに基づいて、少なくとも次の前記同期信号がくるまでの期間、前記ステッピングモータの制御を行うモータ制御ステップとを備えたことを特徴とする。

## 【 0 0 5 8 】

また、請求項 4 5 に記載の発明は、請求項 4 4 に記載のステッピングモータの制御方法において、前記ステッピングモータ制御装置は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記モータ制御ステップは、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする。

## 【 0 0 5 9 】

また、請求項 4 6 に記載の発明は、請求項 4 5 に記載のステッピングモータの制御方法において、前記モータ制御ステップは、前記ライントリガ生成ステップにおいて生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする。

## 【 0 0 6 0 】

また、請求項 4 7 に記載の発明は、ステッピングモータ制御装置を用いて行うステッピングモータの制御方法であって、前記ステッピングモータの制御において同期をとるための同期信号を受信する同期信号受信ステップと、CPU から前記ステッピングモータの制御の指示を受け付ける指示受付ステップと、前記ステッピングモータの制御を行うモータ制御ステップと、画像 1 ラインに相当する周期でライントリガを生成するライントリガ生成ステップとを備え、前記モータ制御ステップは、選択可能な同期モードと非同期モードとを有し、前記同期モードが選択されている場合、前記指示受付ステップは、前記同期信号の発生と同期して前記制御の指示を受け付け、前記モータ制御ステップは、前記指示受付ステップにおいて受け付けた制御の指示に応じて前記ステッピングモータの制御を行い、前記非同期モードが選択されている場合、前記ライントリガ生成ステップは、前記受信した同期信号とは非同期のライントリガを生成し、前記モータ制御ステ

ップは、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 6 1 】

また、請求項 4 8 に記載の発明は、請求項 4 7 に記載のステッピングモータの制御方法において、前記同期信号受信ステップは、画像 1 ラインの自然数  $N$  倍の周期の同期信号を受信し、前記同期モードが選択されている場合、前記ライントリガ生成ステップは、前記同期信号の受信に同期したライントリガを生成し、前記モータ制御ステップは、少なくとも次の同期信号がくるまでの期間、前記生成されたライントリガに基づいて前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 6 2 】

また、請求項 4 9 に記載の発明は、請求項 4 7 に記載のステッピングモータの制御方法において、前記ステッピングモータ制御装置は、前記ステッピングモータの位相を進めるタイマデータを保持する第 1 の記憶手段および前記タイマデータのステップ数を保持する第 2 の記憶手段を有し、前記モータ制御ステップは、前記保持されたタイマデータおよび前記ステップ数に基づきステッピングモータを制御することを特徴とする。

## 【 0 0 6 3 】

また、請求項 5 0 に記載の発明は、請求項 4 9 に記載のステッピングモータの制御方法において、前記モータ制御ステップは、前記ライントリガ生成ステップにおいて生成されたライントリガに同期し、前記タイマデータおよび前記ステップデータからなる加減速データテーブルを切り替えることにより前記ステッピングモータの加減速の制御を行うことを特徴とする。

## 【 0 0 6 4 】

また、請求項 5 1 に記載の発明は、請求項 4 7 または 4 8 に記載のステッピングモータの制御方法において、前記同期モードは、メモリ使用量の多い画像の場合に選択され、前記非同期モードは、メモリ使用量の少ない画像の場合に選択されることを特徴とする。

## 【 0 0 6 5 】

また、請求項 5 2 に記載の発明は、請求項 4 7 または 4 8 に記載のステッピングモータの制御方法において、前記同期モードは、カラー画像の場合に選択され、前記非同期モードは、モノクロ画像の場合に選択されることを特徴とする。

## 【 0 0 6 6 】

また、請求項 5 3 に記載の発明は、請求項 2 9, 3 2, 4 4 および 4 7 のいずれかに記載のステッピングモータの制御方法において、前記モータ制御ステップは、前記ステッピングモータの励磁電流を決める所定ビット数の PWM 出力データを PWM 出力データ記憶手段に保持する保持ステップと、前記ステッピングモータの位相に同期して前記 PWM 出力データ記憶手段に保持されている PWM データの出力を行う PWM 出力ステップとを有し、該 PWM 出力ステップにおいて出力される PWM データのビット数を設定することにより前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 6 7 】

また、請求項 5 4 に記載の発明は、請求項 3 8 に記載の画像の読取方法において、前記モータ制御ステップは、前記ステッピングモータの励磁電流を決める所定ビット数の PWM 出力データを PWM 出力データ記憶手段に保持する保持ステップと、前記ステッピングモータの位相に同期して前記 PWM 出力データ記憶手段に保持されている PWM データの出力を行う PWM 出力ステップとを有し、該 PWM 出力ステップにおいて出力される PWM データのビット数を設定することにより前記ステッピングモータの制御を行うことを特徴とする。

## 【 0 0 6 8 】

また、請求項 5 5 に記載の発明は、請求項 3 1, 3 5, 4 6 および 5 0 のいずれかに記載のステッピングモータの制御方法において、前記ステッピングモータ制御装置は、前記加減速データテーブルのステップアップ数またはステップダウン数を保持するステップアップまたはダウン数記憶手段を有し、前記モータ制御ステップは、前記ステップアップまたはダウン数記憶手段に保持されたステップアップ数またはステップダウン数に基づいて、前記加減速データテーブルのステップアップまたはステップダウンを行うことを特徴とする。

## 【 0 0 6 9 】



更に、請求項 5 6 に記載の発明は、請求項 5 5 に記載のステッピングモータの制御方法において、前記ステッピングモータ制御装置は、前記加減速データテーブルのテーブル数を保持するテーブル数記憶手段を有し、前記モータ制御ステップは、前記テーブル数記憶手段に保持されたテーブル数に基づいて前記加減速データテーブルのステップアップまたはステップダウンを停止することを特徴とする。

【 0 0 7 0 】

【発明の実施の形態】

以下、図面を参照し、本発明の実施の形態について詳細に説明する。

【 0 0 7 1 】

図 1 は、本実施形態に係るステッピングモータ制御装置の構成の一例を示すブロック図である。ステッピングモータ制御装置は、読み取り制御を含め装置全体を制御する CPU 1 と、画像の解像度変換や変倍等の処理を行う画像処理部 2 と、モータ駆動のデータ設定および制御を行うモータ制御部 3 と、モータ制御の基本動作を行うプログラムを格納してある ROM 3 1 と、CCD（電荷結合素子）やCS（コンタクトセンサ）により画像をデータとしてライン単位で入力可能な読取ユニット 3 3 と、読取ユニット 3 3 で読み取った画像データを蓄積する RAM 3 2 と、システムクロックの分周クロックを生成する分周器 3 0 とを備えている。

【 0 0 7 2 】

ここで読取ユニット 3 3 は、公知の方法でカラー画像とモノクロ画像の読取ができるようになっている。更に不図示の操作部からの指示により、読み取り方法としてカラーで読み取るかモノクロで読み取るか指示ができるようになっている。また、画像を読み取る場合の解像度についても、複数の読取解像度が指示できるようになっている。以上述べた通り、本実施形態に係るステッピングモータ制御装置によって、画像読取装置が構成されている。

【 0 0 7 3 】

モータ制御部 3 は、4 つのブロックから構成されている。以下、それぞれのブロックについて説明する。

## 【 0 0 7 4 】

第1のブロックは、励磁位相及び励磁電流を制御するブロックであり、励磁パターン、A相、B相それぞれのPWMデータ（4：0）（ここで（4：0）は5ビットの信号を表す）を格納する14ビットの励磁パターンレジスタ4と、励磁位相をカウントする励磁位相カウンタ10の位相ナンバーデータPH（3：0）（ここで（3：0）は4ビットの信号を表す）により励磁パターンを選択する励磁データセクタ5と、位相ナンバーデータPH（3：0）を格納する励磁位相ナンバーレジスタ9とから構成されている。

## 【 0 0 7 5 】

第2のブロックは、位相出力および励磁電流を制御するPWM（パルス幅変調）出力を行うブロックであり、励磁データセクタ5により選択された励磁位相パターンD（3：0）を出力する励磁位相出力部6と、励磁電流をパワーダウンする場合に設定される電流パワーダウンPWMレジスタ11（3：0）と、励磁データセクタ5により選択された励磁電流パターン（13：4）と電流パワーダウンPWM値を選択するPWMセクタ7と、選択されたPWM値を出力するPWM出力部8と、電流をパワーダウンするまでの時間データを格納する電流パワーダウンタイマレジスタ13と、電流パワーダウンタイマをカウントし、PWMセクタ7へ選択信号を出力するPWMカウンタ12と、電流パワーダウンするまでのXSH（ライントリガ）数を格納する電流パワーダウンXSHトリガレジスタ15と、電流パワーダウンXSHトリガ数をカウントし、PWMセクタ7へ選択信号を出力するXSHカウンタ14とから構成されている。

## 【 0 0 7 6 】

第3のブロックは、位相を進めるタイマデータとステップデータより位相シフトを行うブロックであり、励磁タイマデータを格納する励磁タイマテーブル24と、タイマのステップ数のデータ（ステップデータ）を格納するステップデータテーブル25と、タイマデータとステップデータとからなる加減速データテーブルのテーブルナンバーをカウントし、選択信号を出力するデータ選択カウンタ22と、データ選択カウンタ22により出力された選択信号に基づいて、テーブルナンバーに対応した励磁タイマデータを選択する励磁タイマセクタ20と、選

択信号に基づいて選択されるテーブルナンバーに対応したステップデータを選択するステップカウントセクタ21と、励磁タイマセクタ20により選択された励磁タイマデータをカウントする励磁タイマ16と、ステップカウントセクタ21により選択されたステップデータをカウントとするステップカウンタ17と、加減速データテーブルの最大テーブル数を格納するデータテーブル最大数設定レジスタ19と、加減速データテーブルのカウントアップまたはカウントダウンを行う制御信号を出力するアップダウンカウント選択部18と、加減速データテーブルのステップアップまたはステップダウン時のステップ数を格納する加減速データテーブルステップ数レジスタ23とから構成されている。

## 【0077】

XSHDIV信号は、画像処理部2からCPUへの割り込み出力であり、画像の1ラインのN倍に設定されるNライントリガである。ここでは、Nを16ラインと設定した場合について説明するが、これに限らず32ラインや、8ライン等であってもよい。また、N=1の場合は、CPUへのNライントリガが1ライン単位で発生する場合であるが、低速で高精彩で画像を読み取る場合に適している。

## 【0078】

第4のブロックは、Nライントリガ(XSHDIV信号)から内部トリガXSHインターバルを生成するブロックであり、内部トリガの遅延時間を格納するXSHINT遅延設定レジスタ26と、XSHINT遅延値をカウントするXSHINT遅延カウンタ27と、Nライントリガと等しいかまたは短い周期の内部トリガを生成するXSHトリガジェネレータ28とから構成されている。内部トリガ(XSHINT)は、画像の1ライン分、即ち読み取りユニット33より出力される1ライン分の画像データと同一の周期を有するライントリガである。

## 【0079】

モータ制御部3のリード/ライトレジスタ29は、アドレス設定によりモータ制御部3の設定状態を示すモータ設定状態出力(STS)、モータのフェーズ状態を示す位相ナンバーデータ(PH)、加減速データテーブルナンバーを示すデ

ータテーブルナンバーデータ (DTN)、カレント励磁パターン状態を示す励磁パターン状態出力 (MD) をリードデータとして出力する。また、リード／ライトレジスタ 29 は、CPU 1 からのステッピングモータの制御の指示を受け付ける機能を有する。即ち、リード／ライトレジスタ 29 は、XSHDIV 信号に基づいて CPU 1 から送信されたステッピングモータの駆動命令 (START) や停止命令 (STOP) などの指示を記録する。モータ制御部 3 は、リード／ライトレジスタ 29 に記録された制御の指示に応じてステッピングモータの制御を行う。

## 【0080】

図 2 は、図 1 に示したステッピングモータ制御装置の同期モードを示すタイミングチャートの一実施例を示す図である。

## 【0081】

XSHDIV 信号は、画像処理部 2 から CPU への割り込み出力であり、画像の 1 ラインの N 倍に設定される N ライントリガを表している。N ライントリガは 16 ライン分の画像の読み取りに 1 回しか CPU に割り込みをかけないので、CPU は効率よく他の処理を行うことができる。

## 【0082】

XSHDIV 信号に基づいて、CPU 1 は、モータ制御部 3 に対し駆動命令、停止命令、モータ逆転命令などのモータの制御の指示を出力する。

## 【0083】

内部トリガ (XSHINT 信号) は、モータ制御部 3 に入力される上記割り込み信号と同期をとるように生成される。本実施形態のタイミングチャートでは、N ライントリガ (XSHDIV 信号) 周期は、内部トリガ (XSHINT 信号) 周期の 16 倍に設定される場合を示している。また、図 2 に示す内部トリガ遅延設定は、0 (無し) の場合を示している。

## 【0084】

ここでは、N ライントリガ (XSHDIV) の周期が、内部トリガ (XSHINT 信号) 周期の 16 倍に設定される場合について説明するが、これに限らず 3 2 倍や 8 倍などであってもよい。また、N = 1 の場合は、CPU への N ライント

リガが1ライン単位で発生する場合であるが、低速で高精彩で画像を読み取る場合に適している。

## 【0085】

XENRTP信号は、モータ制御部3の内部回路のイネーブル信号であり、XENRTPがLowの場合にアクティブとなる。

## 【0086】

SYN信号は、Nライントリガ(XSHDIV信号)との同期/非同期を設定する信号であり、SYN信号がHighの場合に同期モードとなる。SYN信号がLowの場合は非同期モードとなる。

## 【0087】

同期モードは、Nライントリガによって、画像処理部2とモータ駆動のタイミングの同期を合わせるとともに、CPU1からモータ制御部3の制御が可能になるモードである。このモードにおいてモータ制御部3は、少なくとも次のNライントリガがくるまで、CPU1に負荷をかけずにモータ制御を行う。また、同期モードは、実際に読み取っている画像の位置とモータの駆動量の調整ができてるので、読み取り途中での読み取りの停止、読み取り再開動作に適している。従って、カラー画像や高解像度の画像などのようにメモリを多く使用する画像を読み取る場合に適している。また、読み取り途中での読み取りの停止、再開動作ができるので、小さいメモリ容量のメモリを用いて、高解像度の画像を高速に読み取ることができる。

## 【0088】

本実施形態では、CPU1が、不図示の操作部でカラー画像あるいは高解像度画像の読み取りが指定された場合、同期モードが選択されるように設定されている。

## 【0089】

一方、非同期モードはCPU1より出力されるXENRTP信号およびその他の動作条件が満たされた場合に内部トリガを生成し、モータ駆動を開始しNライントリガと無関係に1ページの終了までモータ制御を行うモードである。

## 【0090】

つまり、非同期モードでは、モータ制御部 3 は、XENRTP 信号および後述する HOLD 信号等によって、モータ駆動の開始、画像処理部 2 とのタイミング調整を行い、1 ページの画像の読み取りが終了するまで、CPU 1 に負荷をかけずにモータ制御を行うことができる。このため、非同期モードは、読み取り途中でのモータの停止、再開が不要なモノクロ画像のようにメモリを多く使用しない画像を読み取る場合に適している。

## 【0091】

HOLD 信号は、CPU 1 より出力され、位相シフトを行わずモータに励磁電流を与え、モータをホールド状態（モード）に保つ信号であり、HOLD が High の場合に、ホールドモードになる。一方、Low になるとモータは駆動可能な状態となる。非同期モードでは、HOLD 信号が Low になるとモータ駆動が開始される。

## 【0092】

TIMD Load は、励磁タイマテーブル 24 より、励磁タイマ 16 にタイマデータ (TIMDATA の T1) をロードするタイミングを示す。STPD Load は、ステップデータテーブル 25 よりステップカウンタ 17 にステップデータ (STPDATA、例えば 07H) をロードするタイミングを表す。励磁タイマ 16 内部のタイマカウンタでデータ T1 までカウントを行うと、TIMCARRY (タイマカウンタのキャリー) を出力する。TIMCARRY が出力されると、ステップカウンタ 17 でステップデータをカウントする。図 2 に示す例ではダウンカウントの例を示しているが (STPDATA)、アップカウントの場合も同様である。

## 【0093】

ステップデータが 00H (ダウンカウント時)、または例えば設定データ 07H (アップカウント時) になると、励磁タイマ 16 は STPCARRY (ステップカウンタのキャリー) を出力する。STPCARRY が出力されると、ステップカウンタ 17 はタイマデータとステップデータからなる加減速データテーブルを、設定されたテーブルステップ数に従いカウントを進める。STPCARRY (ステップキャリー) が出力されない場合、TIMCARRY (タイマキャリー

）出力後、再度タイマデータを励磁タイマ16にロードし、カウントを開始する。

#### 【0094】

位相データ（PHASE）を進める信号であるDATSIF信号は、TIMCARRY出力時に出力され、励磁電流と位相を変化させる。本タイミングチャートでは、W1-2相励磁（マイクロステップ駆動）の励磁電流IA、IBの一実施例を示している。

#### 【0095】

励磁タイマデータとステップデータからなる加減速データテーブルのTABLENUM（テーブルナンバー）はSTPCARRY（ステップキャリー）信号によりデータ選択カウンタ22でカウントアップ（またはカウントダウン）される。この動作により、加減速データテーブルの切り替えが行なわれる。

#### 【0096】

前述した通り、非同期モードを用いると、モータ駆動量と画像の読み取り位置が非同期になるため、1ページ分の画像を停止することなく読み取る場合、CPUの負荷を著しく軽くすることができる。しかし、1ページ分の画像がメモリに入りきらずに途中でモータを停止する場合には、読み取り位置とモータの停止位置が合わなくなる。このため、最初から画像を読み直さなければならないので不便である。このような場合、同期モードを用いると最初から画像を読み直さずに、画像の読取停止、再開が容易に可能である。また、画像の読み取り途中での読取停止、再開ができるので、画像メモリの容量を少なくすることが可能である。以下に、同期モードを用いた読取停止、再開の処理について説明する。

#### 【0097】

なお、非同期モードはNライントリガ（XSHDIV信号）と無関係に動作する点において異なるのみであり、他の信号は図2と同様なため説明は省略する。

#### 【0098】

図3は、図1に示したステッピングモータ制御装置の読取停止時のタイミングチャートの一実施例を示す図である。本実施形態のタイミングチャートでは、Nライントリガ（XSHDIV信号）周期は、内部トリガ（XSHINT信号）周

期の16倍に設定される場合を示している。

#### 【0099】

先ず、CPU1が、ROM31に格納されたプログラムに従って、画像データを記憶するメモリであるRAM32の空き容量が、予め定められた容量以下と判断すると、CPU1は、ステッピングモータ制御装置3にモータを停止するSTOP命令をNライントリガ(XSHDIV信号)間で出力する。続いて、Nライントリガ(XSHDIV信号)に同期して、予めモータ制御部内に書き込まれた減速テーブルに従い、モータの減速制御を実行し停止する。

#### 【0100】

CPU1が、メモリの空きが確保できたと判断した場合、読取を再開する。ここで、減速領域内での画像ラインデータに対する処理としては、以下のものが考えられる。モータを逆転スイッチバックして再加速したのち再読取を行う場合は、減速領域内の画像データを破棄する。一方、加速不要な低速で読取を再開する場合および再加速時の読取を実施する場合は画像データを保持する。

#### 【0101】

なお、ここでは、Nライントリガ(XSHDIV信号)周期(16ライン)内にモータが停止する場合を示しているが、該XSHDIV信号周期を超える場合も減速ライン分のメモリを確保すれば同様に考えることができる。

#### 【0102】

また、ここではメモリの空き容量が所定容量以下になったとき、モータの減速停止処理を行ったが、メモリの使用量が所定量以上になったとき、モータの減速停止処理を行っても本発明の範囲内である。

#### 【0103】

図4は、図1に示したステッピングモータ制御装置の読取再開時の位置調整のタイミングチャートの一実施例を示す図である。

#### 【0104】

CPU1は、ステッピングモータ制御部3にモータを逆転する逆転命令(ROLLMOD=1)をNライントリガ(XSHDIV信号)の1周期間で出力する。続いて、Nライントリガ(XSHDIV信号)に同期して、予めモータ制御部



内に書き込まれた逆転テーブルに従い、逆転制御を実行する。それにより、前述の減速開始時の位相データに合致するよう加減速に必要な位相データ分だけ逆転スイッチバックを行う。

## 【0105】

図5は、図1に示したステッピングモータ制御装置の読取再加速時のタイミングチャートの一実施例を示す図である。

## 【0106】

CPU1は、ステッピングモータ制御装置3にモータをスタートするSTART命令をNライントリガ(XSHDIV信号)の1周期内で出力する。続いて、モータ制御部3はNライントリガ(XSHDIV信号)に同期して、予めモータ制御部3内に書き込まれた加速テーブルに従い、再加速制御を実行する。この際、モータ制御部3は、前述の減速開始の位置までに、読み取りの再開ができるようにモータを制御する。

## 【0107】

以上の処理により、Nラインの読取タイミングに同期しながら、読取途中で停止、逆転スイッチバック、再加速制御を行っても歪のない画像を読み取ることができる。しかも、CPU1は、高速な読み取りの場合でも、毎ライン単位といった頻繁な割り込みを受けないので、CPU1の負荷も軽いという顕著な効果がある。

## 【0108】

ここでは、空きメモリ容量が所定量以下になると、STOP命令を出力することでモータの停止動作を行うようにしたが、これに限らず次のような方法でもよい。

## 【0109】

即ち、空きメモリ容量が所定量以下になるまでは、モータ制御部に対して、Nライントリガ(XSHDIV信号)に同期してモータ駆動命令を出力する。そして、空きメモリ容量が所定量以下になると、Nライントリガ(XSHDIV信号)に同期してモータ駆動命令を出力しない。このような処理によって、前述のSTOP命令が出力されたのと同様の動作をさせるようにしても、実質的にSTOP

P 命令が出力されたのと同様な効果が得られ、本発明の範囲を逸脱しない。

【 0 1 1 0 】

次に、図 6 に示したフローチャートを参照し、本実施形態に係るステッピングモータ制御装置の位相シフトに関する加減速データテーブルの制御手順について説明する。

【 0 1 1 1 】

先ず、モータ制御部 3 内の初期設定を行う（ステップ S 3 0 0 1）。初期設定は、トリガ同期／非同期モード、回転方向、加減速データテーブルのステップアップ／ダウン、出力モード、モータ制御部イネーブル等の設定が含まれる。次に、ステップカウンタ 1 7 にステップデータをロードする（ステップ S 3 0 0 2）。続いて、初期設定されたモードが同期モードまたはカラーモード（SYN=1）であるか否かを判断する（ステップ S 3 0 0 3）。同期モード（カラーモード）である場合、N ライントリガ（XSHDIV 信号）が入力されたかを判断して（ステップ S 3 0 0 4）、XSHDIV=0 である場合は、内部トリガである XSHINT 信号と同期をとる（ステップ S 3 0 0 5）。ステップ S 3 0 0 4 で XSHDIV=0 でない場合はステップ S 3 0 0 6 に移行する。

【 0 1 1 2 】

続いて、内部トリガ（XSHINT=L）が入力されたか否かを判断して（ステップ S 3 0 0 6）、位相シフト信号である DATSIF 信号を High にし、励磁タイマデータをロードする（ステップ S 3 0 0 7）。ステップ S 3 0 0 3 で初期設定されたモードが非同期モードまたはモノクロモード（SYN=0）ならば、ステップ S 3 0 0 7 に移行する。ステップ S 3 0 0 6 で内部トリガが入力されない場合、即ち XSHINT=H の場合は、内部トリガ入力待ち状態を継続する。

【 0 1 1 3 】

続いて、ステップ S 3 0 0 7 では、タイマデータをロードすると同時に、励磁タイマのカウンタアップまたはカウントダウンを実行し（ステップ S 3 0 0 8）、タイマデータ設定値になると TIMCARRY=H（タイマキャリー）を出力する（ステップ S 3 0 0 9）。

## 【 0 1 1 4 】

続いて、ステップデータのカウンタアップ（アップカウンタの場合）またはカウンタダウン（ダウンカウンタの場合）を行う（ステップ S 3 0 1 0）。ステップカウンタ 1 7 の値がステップデータ設定値（アップカウンタの場合）または 0 0 H（ダウンカウンタの場合）になり、ステップキャリー（STPCARRY = H）が出力されたか否かを判断して（ステップ S 3 0 1 1）、ステップキャリーが出力されたならば、加減速データテーブルのアップ／ダウンモードの設定がアップカウンタモード（UDMOD = 0）であるかを判断して（ステップ S 3 0 1 2）、加減速データテーブルをカウンタアップする（ステップ S 3 0 1 3）。

## 【 0 1 1 5 】

続いて、加減速データテーブルカウンタが設定されたデータテーブル数より大きいかな（DataTableCount > MaxNum）を判断して（ステップ S 3 0 1 5）、設定された加減速データテーブル数より大きければ、加減速データテーブルナンバー SD（5 : 0）に設定されたテーブルデータ数（MAXNUM）を入力する（ステップ S 3 0 1 7）。ステップ S 3 0 1 5 で、加減速データテーブルカウンタが設定されたデータテーブル数以下ならば、加減速データテーブルナンバー SD（5 : 0）にカウンタアップしたカウンタ値（NUM）を入力する（ステップ S 3 0 1 8）。

## 【 0 1 1 6 】

ステップ（ステップ S 3 0 1 2）の判断において、加減速データテーブルのアップ／ダウンモードの設定がダウンカウンタモード（UDMOD = 1）ならば、加減速データテーブルをカウンタダウンする（ステップ S 3 0 1 4）。続いて、加減速データテーブルカウンタが 1 以下であるか（DataTableCount ≤ 1）を判断して（ステップ S 3 0 1 6）、1 以下ならば、加減速データテーブルナンバー SD（5 : 0）にデータ 0 1 H を入力する（ステップ S 3 0 1 9）。ステップ S 3 0 1 6 で、加減速データテーブルカウンタが、1 以下でないならば、加減速データテーブルナンバー SD（5 : 0）にカウンタダウンしたカウンタ値（NUM）を入力する（ステップ S 3 0 2 0）。

## 【 0 1 1 7 】

ここで、ステップ S 3 0 1 6 において判断基準を 1 以下としているのは、加減速データテーブルのステップ数を例えば 2 ステップに設定した場合に、カウンタ値が 0 になる場合もあるためである。ステップ S 3 0 1 7 ~ S 3 0 2 0 の何れかにおいて、加減速データテーブルナンバー S D が設定された後、ステップ S 3 0 0 2 へ戻り、上述した動作を繰り返す。

#### 【 0 1 1 8 】

図 6 に示すように、加減速データテーブルナンバーは、最終的に設定された加減速データテーブル数または 0 1 H に固定される。これは、モータの加速または減速を完了した後、定速回転を継続することを表している。図 6 に示す例において、モータを停止する方法としては、減速を完了した後、例えばモータ制御部 3 のイネーブル信号により励磁電流を停止する等の方法が考えられる。

#### 【 0 1 1 9 】

次に、図 7 に示したフローチャートを参照し、本実施形態に係るステッピングモータ制御装置の P W M 出力の制御手順の概要について説明する。

#### 【 0 1 2 0 】

先ず、画像の読み取りの開始が指示されると、モータ制御部 3 内の初期設定を行う（ステップ S 4 0 0 1）。P W M 出力部 8 に関連する初期設定は、励磁パターンデータに含まれる所望の励磁電流を発生させるための P W M データ（5 ビット）、電流パワーダウン時の P W M データ（5 ビット）、この P W M データに切り替えるまでの電流パワーダウンタイマ、電流をパワーダウンするまでの X S H I N T（N ライントリガ）数、P W M ビット数の設定値が含まれる。

#### 【 0 1 2 1 】

ここで、電流パワーダウン時の P W M データは、モータを低速で駆動するときが発生する騒音を防止するために、同一位相内で励磁電流を通常の状態から低めの状態に切り替える動作を行うが、低めの電流値に相当する。また、電流パワーダウンタイマは、同一位相の中で励磁電流が通電されてから、通常より低めの励磁電流に切り替えるまでのタイマである。また、電流をパワーダウンするまでの X S H I N T（N ライントリガ）は、C P U 1 が暴走して高めの励磁電流を維持する時間があまり長く継続しないようにするためのものである。また、P W M ビ

ット数は、前述の5ビットの幅のPWMデータのうち何ビットをPWMデータとして有効とするかを表すデータである。

#### 【0122】

カラー画像や高解像などの高精彩な画像を高速で読み取る場合(不図示の操作部より指示される)は、大きなビット数(例えば5ビット)が設定される。これによって、正確な正弦波の電流波形が再現できるので、滑らかなモータの駆動が可能となる。高速で高精彩な画像を読み取る必要のない場合は、小さなビット数(例えば4ビット)が設定され、大きいビット数が設定された場合ほど滑らかなモータの駆動にはならない。

#### 【0123】

説明を図7に戻す。

#### 【0124】

次に、励磁位相を進めるための位相データシフト信号DATSIFがH(High)であるかを判断して(ステップS4002)、DATSIF=Hであるならば、PWM出力部8内のPWMカウンタをクリアする(ステップS4003)。

#### 【0125】

ステップ(ステップS4002)で、位相データシフト信号DATSIF=L(Low)ならば、電流パワーダウン時のPWMデータに切り替えるPWMSEL信号が1であるか否か、即ち、電流パワーダウンをするかどうかを判断する(ステップS4004)。PWMSEL=1(電流パワーダウンする)ならば、電流パワーダウン時のPWMデータ11をPWMセレクタ7で選択する(ステップS4005)。ステッピング(ステップS4004)で、PWMSEL=0ならば、続いて、PWM出力部8のPWMカウンタ(PWMビット数を設定)をカウンタアップする(ステップS4006)。

#### 【0126】

次に、カウンタ値がPWM設定値(PWMデータの値)になったかを判断して(ステップS4007)、PWM設定値になった場合、PWM出力値を1に設定し(ステップS4008)、PWM設定値未満の場合、PWM出力値を0に設定

する（ステップ S 4 0 0 9）。P W M カウンタが P W M ビット数まで（5 ビットの場合 3 2 までカウントする）カウントしたところで P W M の出力値がすべて確定する。ここで、P W M 出力値 = 1 が出力される間、後段の不図示の電流源に O N 信号が伝達され、P W M 出力値 = 0 が出力される間、後段の不図示の電流源に O F F 信号が伝達される。後段の不図示の電流源は、O N / O F F 信号の長さによって所望の電流値の励磁電流を出力するようになっている。ステップ S 4 0 0 8 またはステップ S 4 0 0 9 で P W M 出力値がすべて確定すると、ステップ S 4 0 0 2 に戻り、同様の処理を繰り返す。

#### 【 0 1 2 7 】

図 8 は、図 1 に示したステッピングモータ制御装置のタイマデータとステップデータからなる加減速データテーブルのレジスタ設定の一例を示す図である。

#### 【 0 1 2 8 】

図 8 に示した例では、タイマ設定レジスタ 1 4 ビット × 4 0、ステップ数設定レジスタ 8 ビット × 4 0 まで設定できる場合を示す。加減速データテーブル数レジスタはデータテーブル数が 4 0 個あるので 6 ビット必要である。設定された加減速データテーブル数、例えば 7 テーブル内で、設定された加減速データテーブルのアップ／ダウンステップ数、例えばステップ数 2 に従い、テーブル 1（T I M E R 1、S T E P 1）からテーブル 3（T I M E R 3、S T E P 3）、テーブル 5（T I M E R 5、S T E P 5）と移行することを示している。

#### 【 0 1 2 9 】

#### 【発明の効果】

以上説明したように、請求項 1、1 6 に記載の発明によれば、C P U のソフトウェア処理を軽減し、且つ従来の高速読取時の 1 ライン割り込みに相当するモータ制御を実現することができるという効果がある。更に読取途中でモータ制御を変える場合でも、モータ駆動量と画像の読み取り位置の同期が取れているので歪のない画像を読み取るよう再開することができる。

#### 【 0 1 3 0 】

また、請求項 2、6、1 7、2 1 に記載の発明によれば、C P U のソフトウェア処理を軽減し、且つ従来の高速読取時の 1 ライン単位の割り込みに相当するモ

ータ制御を実現することができるという効果がある。

【 0 1 3 1 】

また、請求項 3、7、18、22 に記載の発明によれば、ライントリガに同期しながら、N 倍周期の同期信号内でモータの加減速を可能にし、CPU のソフトウェア処理を軽減し且つ従来の高速読取時の 1 ライン単位の割り込みに相当する加減速の可能なモータ制御を実現することができるという効果がある。

【 0 1 3 2 】

請求項 4、19 の発明によれば、CPU にかかる負荷の異なる複数のモータ制御モードを用意し、最適なモータ制御を選択できるという効果がある。

【 0 1 3 3 】

請求項 5、20 の発明によれば、同期モードにおいても、CPU のソフトウェア処理を軽減し、且つ従来の高速読取時の 1 ライン割り込みに相当するモータ制御を実現できるという効果がある。また、読取途中でモータの制御を変える場合でも、モータ駆動量と画像の読み取り位置の同期が取れているので、歪なく画像を読み取ることができるという効果がある。

【 0 1 3 4 】

請求項 8、23 記載の発明によれば、画像のデータ量に応じて、最適なモータ制御を選択できるという効果がある。画像データ量の多い画像に対しては、メモリ容量が不足時の読取停止、読取再開の制御等ができるように読取途中でモータ制御を変えることができるという効果がある。また、画像データ量の少ない画像に対しては、CPU のソフトウェア処理を著しく下げるモータ制御を選択できるという効果がある。

【 0 1 3 5 】

請求項 9、24 の発明によれば、画像がカラーかモノクロかに応じて、最適なモータ制御を選択できる。カラー画像に対して、メモリ容量が不足時の読取停止、読取再開などの制御ができるようにモータ制御を選択できるという効果がある。一方、モノクロ画像の少ない画像に対しては、CPU のソフトウェア処理を著しく下げるモータ制御を選択することができるという効果がある。

## 【 0 1 3 6 】

請求項 1 0 の発明によれば、CPU のソフトウェア処理を軽減し、且つ従来の高速読取時の 1 ライン割り込みに相当するモータ制御を実現することができるという効果がある。また、読取途中で、メモリの容量不足等のためモータを停止する場合でも、モータ駆動量と画像の読み取り位置の同期が取れているので歪のなく読み取りの再開ができるという効果がある。更に、読取途中でメモリの容量不足等のためモータを停止する場合でも、歪のなく読み取りの再開ができるのでメモリ容量を少なくして高速、高精彩で読み取ることができる。

## 【 0 1 3 7 】

請求項 1 1 の発明によれば、更に読取途中で、メモリの容量不足等のためモータを停止する場合でも、モータ駆動量と画像の読み取り位置の同期が取れているので歪のなく読み取りの再開ができるという効果がある。

## 【 0 1 3 8 】

請求項 1 2 の発明によれば、読み取りの再開する場合でも、画像の歪がなく、CPU の負荷の少ない且つ従来の高速読取時の 1 ライン割り込みに相当するモータ制御を実現する読取再開制御をすることができる。

## 【 0 1 3 9 】

請求項 1 3 の発明によれば、CPU にかかる負荷の異なる複数のモータ制御モードを用意し、最適なモータ制御を選択できるという効果がある。

## 【 0 1 4 0 】

請求項 1 4 の発明によれば、画像のデータ量に応じて、最適なモータ制御を選択できるという効果がある。画像データ量の多い画像に対しては、CPU の負荷の少なくし、メモリ容量が不足時の読取停止、読取再開の制御等ができるように読取途中でモータ制御を変えることができるという効果がある。画像データ量の少ない画像に対しても、CPU のソフトウェア処理を著しく下げるモータ制御を選択できるという効果がある。

## 【 0 1 4 1 】

請求項 1 5 の発明によれば、画像がカラーかモノクロかに応じて、最適なモータ制御を選択できる。カラー画像に対して、メモリ容量が不足時の読取停止、読



取再開などの制御ができるようにモータ制御を選択できるという効果がある。モノクロ画像の少ない画像に対しては、CPUのソフトウェア処理を著しく下げるモータ制御を選択することができるという効果がある。

## 【0142】

請求項25、26の発明によれば、画像に適した最適な励磁電流が得られ、安定したモータの駆動ができるという効果がある。

## 【0143】

また、請求項27に記載の発明によれば、ステップアップ数またはダウン数記憶手段23に保持されたステップアップ数またはステップダウン数に基づいて、上記加減速データテーブルのステップアップまたはステップダウンを行うので、ロード中でないレジスタの再書換を行うとともに、加減速データテーブルレジスタのアップダウンの組み合わせにより加減速データテーブル数以上の加減速制御を行い、該制御に対してソフトウェア処理の軽減と動作安定を図れる効果がある。また、モータ制御部をASIC等で実現した場合、ソフトウェア処理の軽減とゲート規模縮小を両立して加速領域の細分化を図れるという効果も奏する。

## 【0144】

更に、請求項28に記載の発明によれば、請求項27に記載のステッピングモータ制御装置において、前記モータ制御部3は、前記加減速データテーブルのテーブル数を保持するテーブル数記憶手段19を有し、該テーブル数記憶手段19に保持されたテーブル数に基づいて前記加減速データテーブルのステップアップまたはステップダウンを停止するので、プログラム領域に書き込まれる加減速データのデータ数を減少させる効果がある。

## 【図面の簡単な説明】

## 【図1】

本発明の一実施形態に係るステッピングモータ制御装置の構成を示すブロック図である。

## 【図2】

本発明の一実施形態に係るステッピングモータ制御装置の一例を示すタイミングチャートである。

【図 3】

本発明の一実施形態に係るステッピングモータ制御装置の読取停止時の一例を示すタイミングチャートである。

【図 4】

本発明の一実施形態に係るステッピングモータ制御装置の読取再開時の位置調整の一例を示すタイミングチャートである。

【図 5】

本発明の一実施形態に係るステッピングモータ制御装置の読取再加速時の一例を示すタイミングチャートである。

【図 6】

本発明の一実施形態に係るステッピングモータ制御装置の位相シフトに関する加減速データテーブルの処理手順の一例を示すフローチャートである。

【図 7】

本発明の一実施形態に係るステッピングモータ制御装置の P W M 出力の制御手順の一例を示すフローチャートである。

【図 8】

本発明の一実施形態に係るステッピングモータ制御装置のタイマデータとステッピングデータからなる加減速データテーブルのレジスタ設定の一例を示す図である。

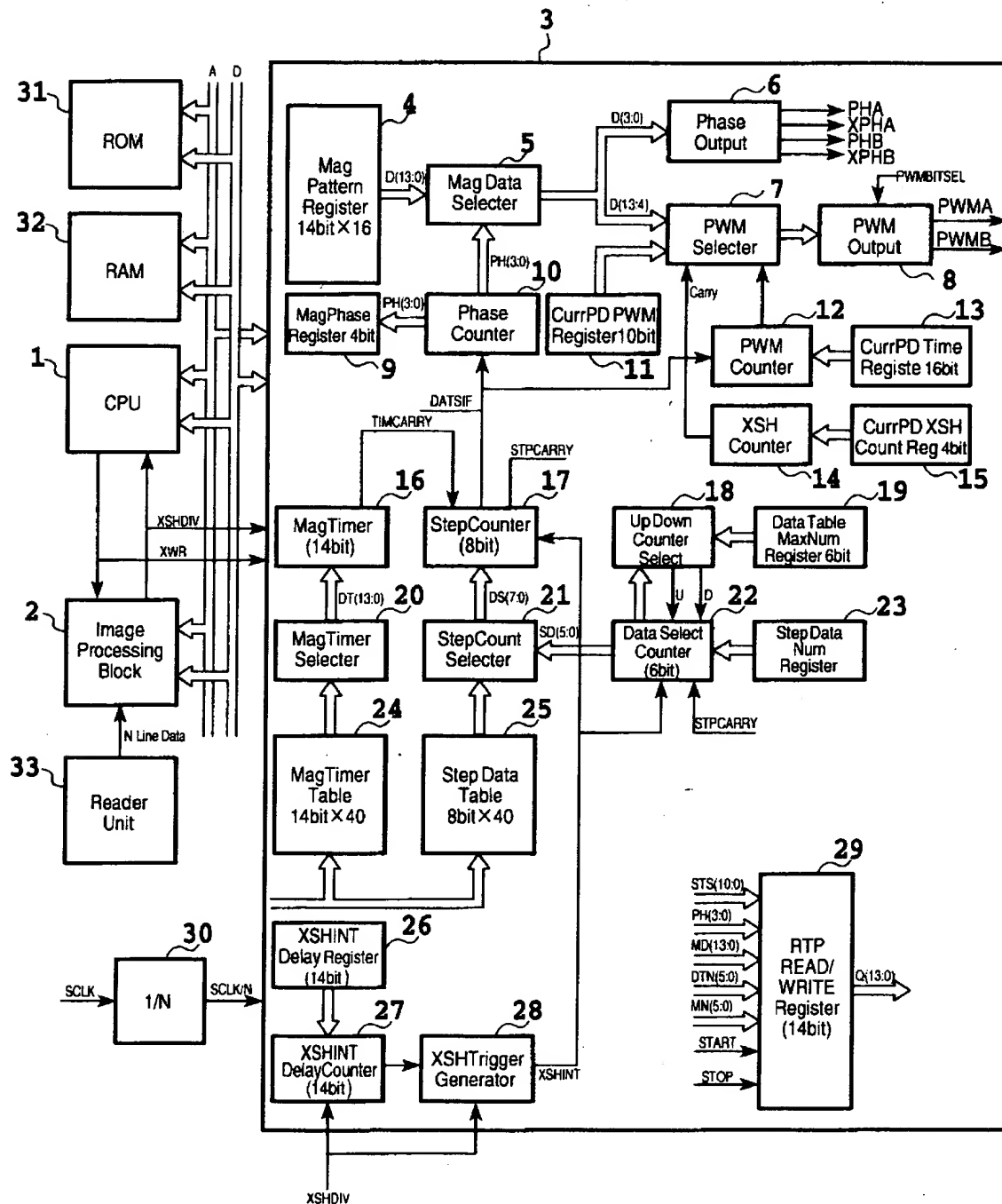
【符号の説明】

- 1    C P U
- 2    画像処理部
- 3    モータ制御部
- 4    励磁パターンレジスタ
- 5    励磁データセレクタ
- 6    励磁位相出力部
- 7    P W M セレクタ
- 8    P W M 出力部
- 9    励磁位相ナンバーレジスタ

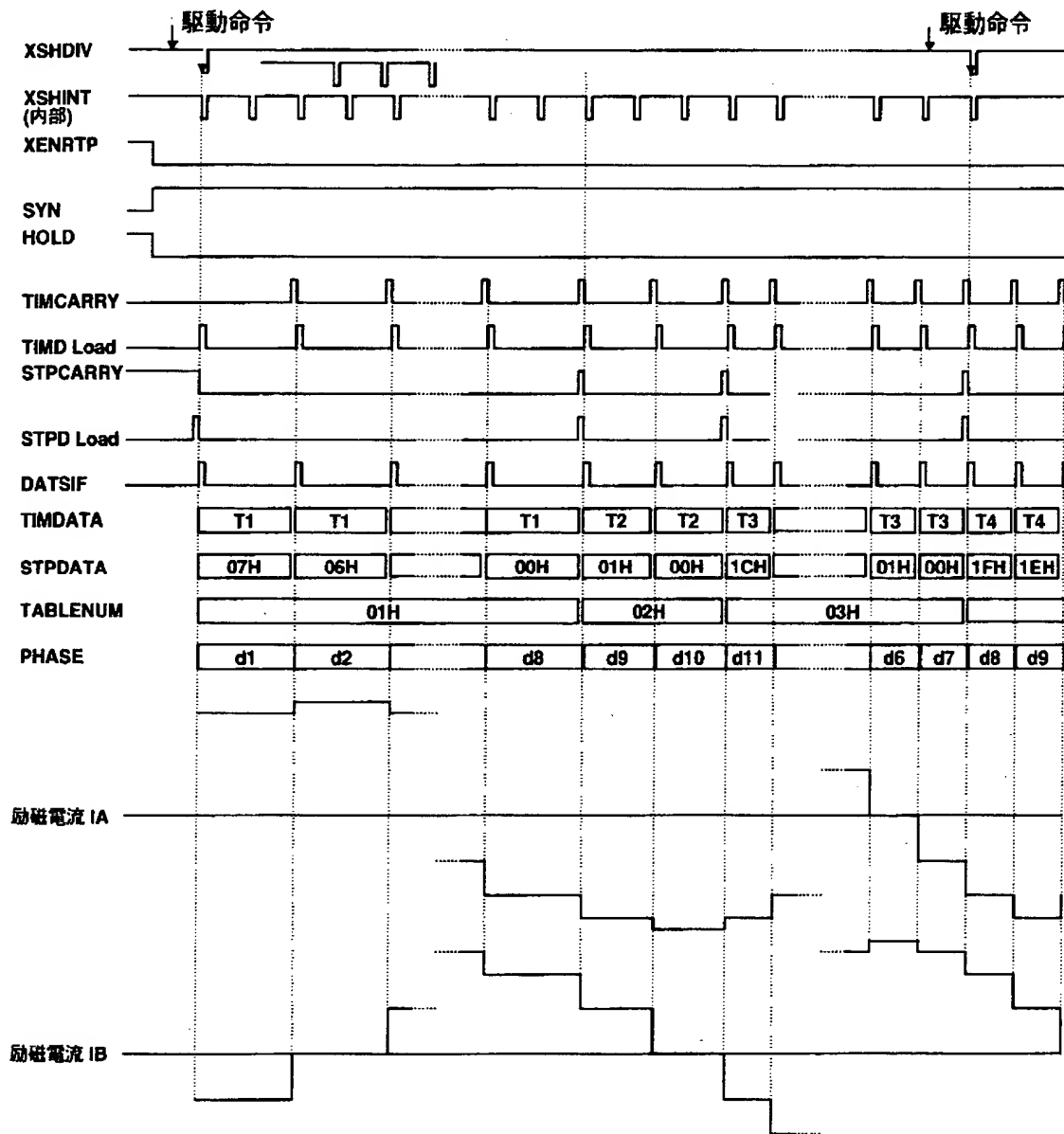
- 1 0 励磁移送カウンタ
- 1 1 電流パワーダウン P W M レジスタ
- 1 2 P W M カウンタ
- 1 3 電流パワーダウンタイマレジスタ
- 1 4 X S H カウンタ
- 1 5 電流パワーダウン X S H トリガレジスタ
- 1 6 励磁タイマ
- 1 7 ステップカウンタ
- 1 8 アップダウンカウント選択部
- 1 9 データテーブル最大数設定レジスタ
- 2 0 励磁タイマセレクト
- 2 1 ステップカウントセレクト
- 2 2 データ選択カウンタ
- 2 3 加減速データテーブルステップ数レジスタ
- 2 4 励磁タイマテーブル
- 2 5 ステップデータテーブル
- 2 6 X S H I N T 遅延設定レジスタ
- 2 7 X S H I N T 遅延カウンタ
- 2 8 X S H トリガジェネレータ
- 2 9 リード／ライトレジスタ
- 3 0 分周器
- 3 1 R O M
- 3 2 R A M
- 3 3 読取ユニット

【書類名】 図面

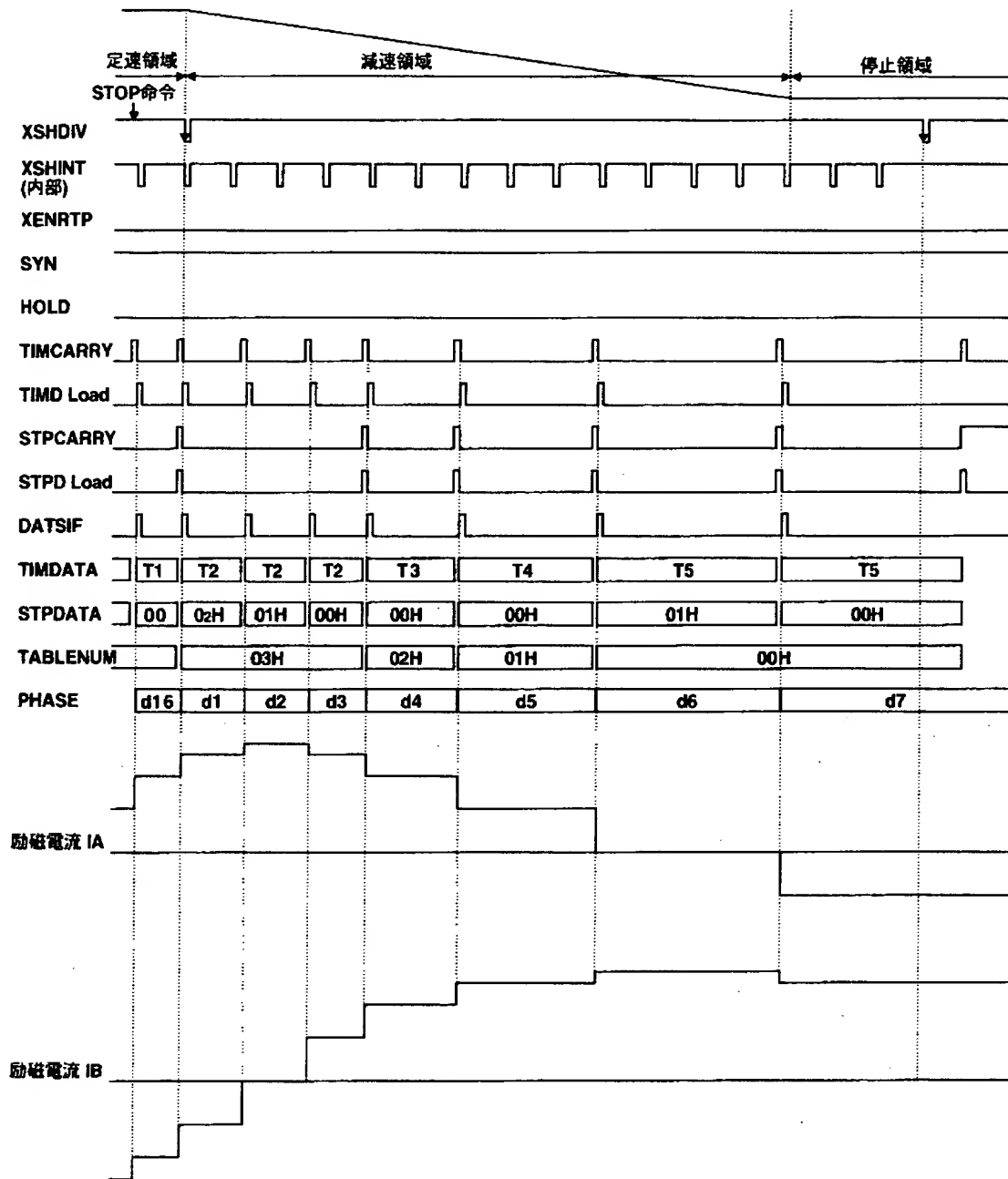
【図 1】



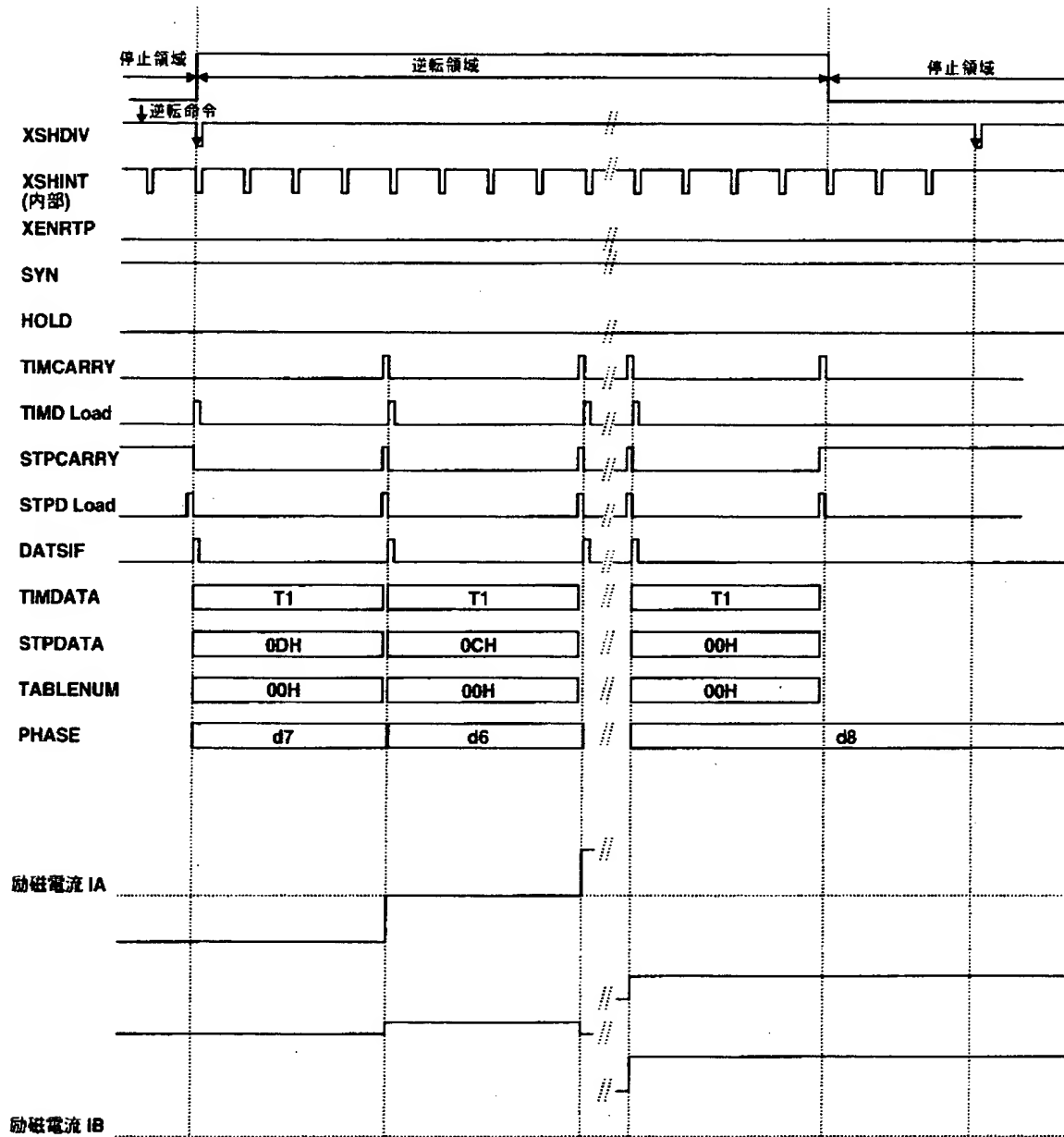
【図 2】



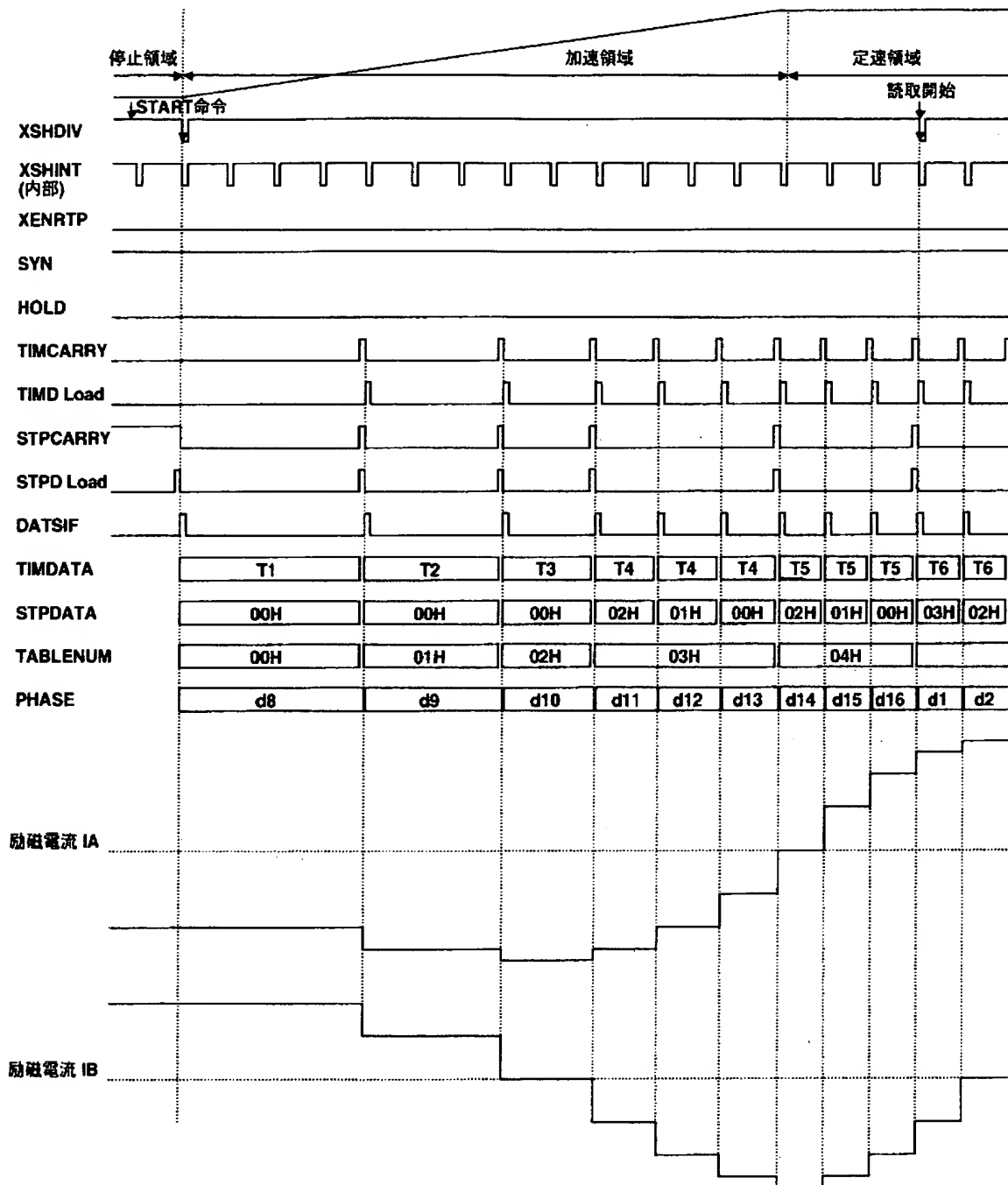
【図 3】



【図 4】

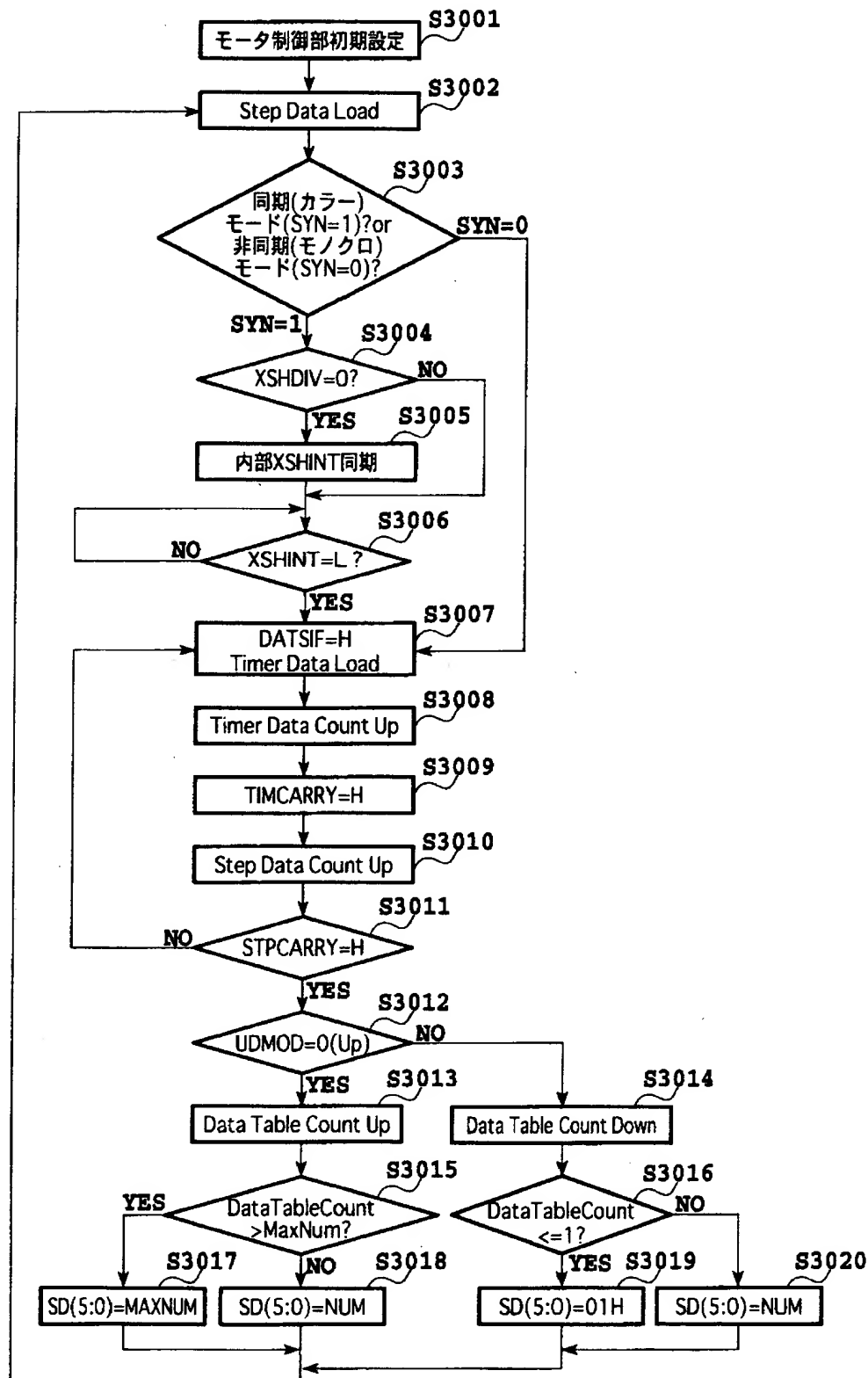


【図 5】

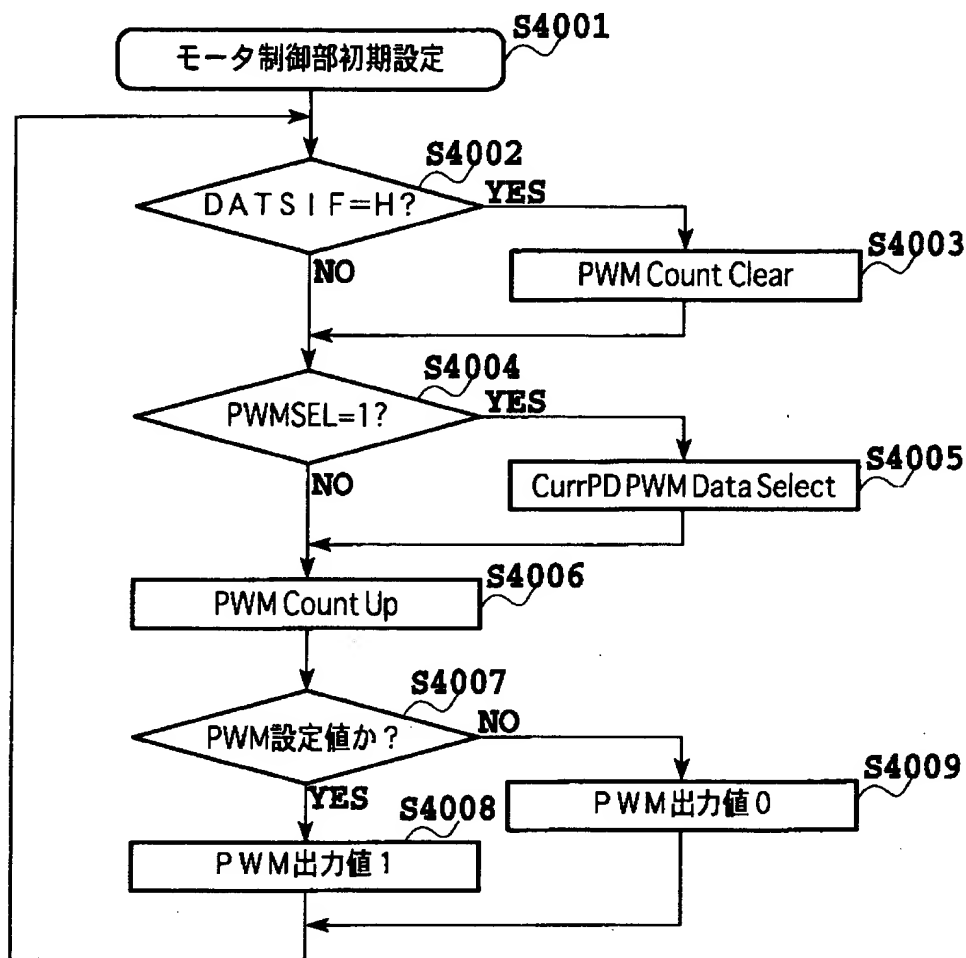




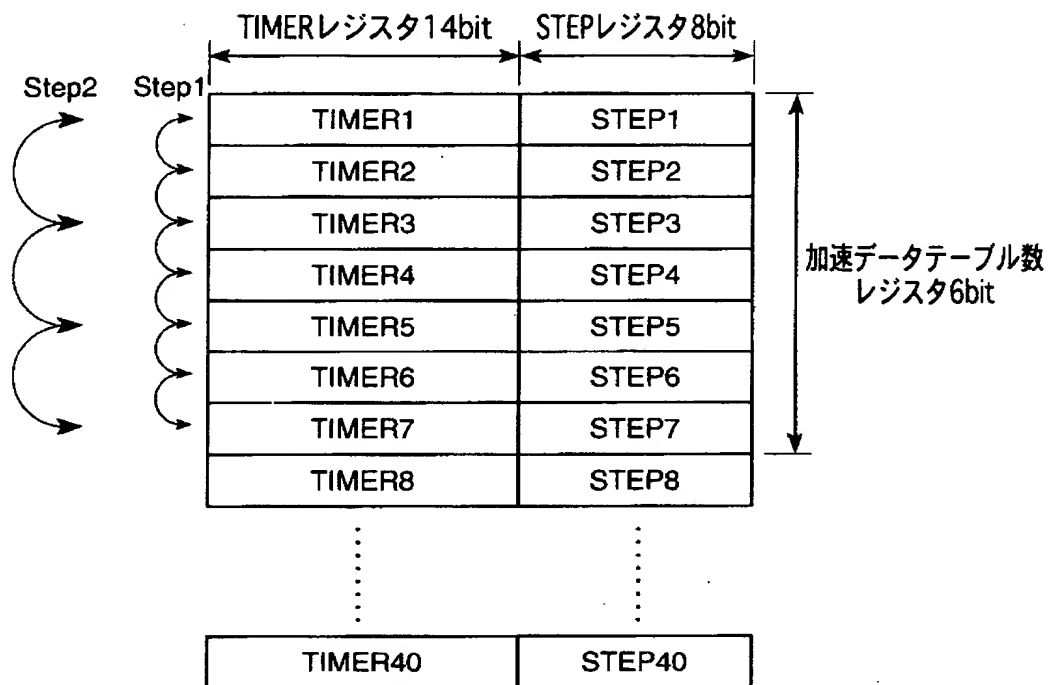
【図 6】



【図 7】



【図 8】



【書類名】            要約書

【要約】

【課題】    モータのステッピング駆動制御において、ソフトウェア処理を軽減する。

【解決手段】    CPUへの同期信号出力を画像の1ラインのN倍に設定される同期信号を出力する。CPUは同期信号に基づいてモータを制御する。モータは同期信号に基づいてN個のトリガ信号を発生し、トリガ信号に基づいてモータのステッピング駆動制御を行う。また、モータの停止、再開に適した同期モードと同期信号には同期しない非同期モードを持ち、ソフトウェア処理を軽減し、且つ高速読取時の1ライン割り込みに相当するモータ制御を実現することができる。

【選択図】            図1

認定・付加情報

特許出願の番号	特願 2001-347896
受付番号	50101674553
書類名	特許願
担当官	第三担当上席 0092
作成日	平成 13 年 11 月 16 日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000001007
【住所又は居所】	東京都大田区下丸子 3 丁目 30 番 2 号
【氏名又は名称】	キヤノン株式会社

【代理人】

申請人

【識別番号】	100077481
【住所又は居所】	東京都港区赤坂 2 丁目 6 番 20 号 谷・阿部特許事務所
【氏名又は名称】	谷 義一

【選任した代理人】

【識別番号】	100088915
【住所又は居所】	東京都港区赤坂 2 丁目 6 番 20 号 谷・阿部特許事務所
【氏名又は名称】	阿部 和夫

出 願 人 履 歴 情 報

識別番号

[000001007]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都大田区下丸子3丁目30番2号  
氏 名 キヤノン株式会社